

MODULAÇÃO DESCONTÍNUA PARA CONVERSOR DE CAPACITOR FLUTUANTE COM CONTROLE DE TENSÃO DOS CAPACITORES

Mauricio M. da Silva, Ademir Toebe, Humberto Pinheiro

Universidade Federal de Santa Maria – UFSM, Santa Maria – RS, Brasil

e-mail: mmsengenharia@gmail.br, ademir.eng.eletrica@gmail.com, humberto.ctlab.ufsm.br@gmail.com

Resumo – Este artigo apresenta uma estratégia de modulação descontínua baseada em portadoras para um inversor de capacitores flutuantes de três níveis. Esta modulação é capaz de equilibrar as tensões dos capacitores flutuantes por meio de um controlador em malha fechada implementado em tempo discreto. A modulação descontínua produz na saída do inversor, através da modulação por largura de pulsos, tensões de linha com vários níveis de tensão, resultando em uma baixa distorção harmônica e distribuição igualitária das comutações nos interruptores. Uma máquina de estados é utilizada para decodificar as regiões de modulação com o propósito de reduzir-se o número de comutações. Com esta máquina de estados é proposto um controlador de tensão não linear para o capacitor flutuante de cada braço do inversor. A implementação desta estratégia é simples, além de exigir pouco esforço computacional, podendo ser implementada com facilidade em microcontroladores e processadores digitais de sinais convencionais. Finalmente, o artigo apresenta diversos resultados obtidos com implementação em emulador de hardware, validando assim o desenvolvimento teórico e prático da estratégia de modulação.

Palavras-Chave – Conversor de Capacitor Flutuante, Máquina de Estados, Modulação Descontínua por Portadora.

VOLTAGE REGULATION CONTROL OF A DISCONTINUOUS MODULATION FOR THREE LEVEL FLYING CAPACITOR CONVERTER

Abstract – This paper presents a carrier-based discontinuous modulation strategy for a three-level flying capacitor inverter. This modulation is capable of balancing the voltages of flying capacitors by means of a closed-loop discrete time controller. Discontinuous modulation produces at the output of the inverter, through pulse width modulation, line voltages with various voltage levels, resulting in a low harmonic distortion and equal distribution of commutation on the switches. A state machine is used to decode the modulation regions in order to reduce the number of commutations. With this state machine, a nonlinear voltage controller for the flying capacitor of each inverter arm is proposed. The implementation of this strategy is simple, requiring little computational effort and can be easily implemented in conventional digital signal processors and microcontrollers.

Finally, this paper presents hardware in the loop results to validate the theoretical development of the proposed modulation strategy.

Keywords – Discontinuous Modulation, Flying Capacitor Converter, State Machine.

NOMENCLATURA

<i>FCC</i>	Flying Capacitor Converter.
<i>PSM</i>	Phase Shift Modulation.
<i>PWM</i>	Pulse Width Modulation.
<i>DM</i>	Discontinuous Modulation.
<i>SVM</i>	Space Vector Modulation.
<i>THD</i>	Total Harmonic Distortion.
<i>wTHD</i>	Weighted Total Harmonic Distortion.
<i>DSP</i>	Processador digital de sinais.
<i>FPGA</i>	Field Programmable Gate Array.
<i>HIL</i>	Hardware In the Loop.
<i>CA</i>	Corrente Alternada.
<i>UF</i>	Underflow (Ponto zero da portadora).
<i>PM</i>	Period-match (Ponto máximo da portadora).
<i>x</i>	Indica as fases a,b,c.
S_{1x}, \bar{S}_{1x}	Chave de Comutação.
v_{xeq}	Tensão de comutação da fase <i>x</i> do conversor.
v_{cx}	Variável auxiliar de tensão da fase <i>x</i> .
v_{Cx}	Tensão no capacitor flutuante da fase <i>x</i> .
\bar{i}_{cx}	Corrente média no capacitor flutuante.
\bar{v}_{xeq}	Tensão média de comutação do conversor.
\bar{v}_{cx}	Valor médio da tensão auxiliar da fase <i>x</i> .
\bar{v}_{cx2}	\bar{v}_{cx} quando $\Delta v_{xeq} \approx 0$.
v_{ref}	Tensão de referência do capacitor flutuante.
v_{jc}	Tensão medida do capacitor flutuante.
C_x	Capacitor flutuante da fase <i>x</i> .
τ	Constante de tempo.
f_{ch}	Frequência de chaveamento.
f_{cutoff}	Frequência de corte do filtro de saída.
v_L	Tensão no indutor de filtro.
f_{ch}	Frequência de chaveamento.
i_L	Corrente no indutor de filtro.
m	Índice de modulação.
v_{xg}	Tensão de fase.
v_{ab}, v_{bc}, v_{ca}	Tensões de linha.

Artigo submetido em 22/02/2018. Primeira revisão em 03/04/2018. Aceito para publicação em 29/06/2018 por recomendação do Editor Marcello Mezaroba. <http://dx.doi.org/10.18618/REP.2018.4.2797>

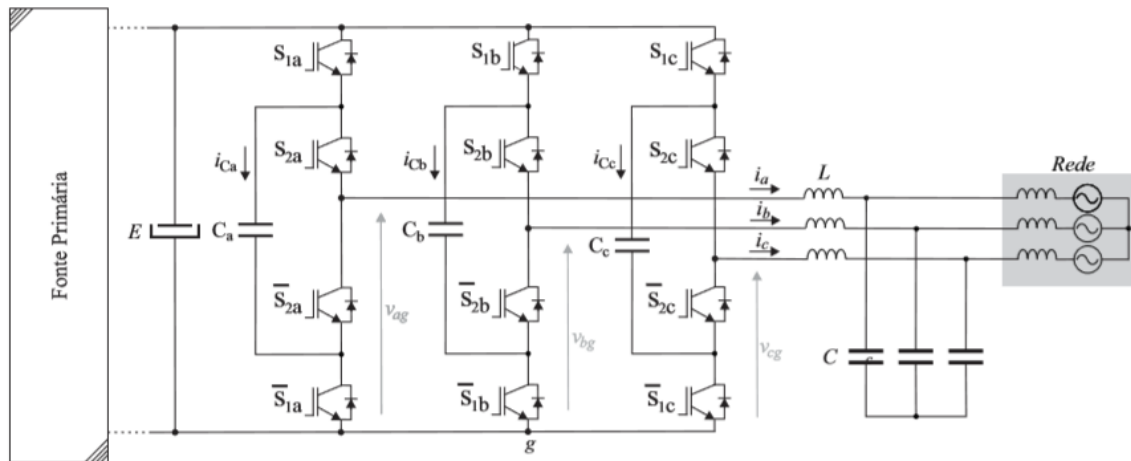


Fig. 1. Circuito de potência do conversor de capacitores flutuantes de três níveis.

I. INTRODUÇÃO

Nos últimos anos, os conversores multiníveis ganharam atenção devido a sua capacidade de operar em médias e altas tensões [1]–[5]. Além disso, os conversores multiníveis sintetizam tensões de linha com baixa distorção harmônica se comparados aos conversores de dois níveis [6]. Dentre as topologias mais utilizadas está o Conversor de Capacitor Flutuante (FCC – *Flying Capacitor Converter*) que tem sido empregado como derivação para novas topologias mais avançadas devido às suas vantagens [7]–[10], tais como: distorção harmônica de saída reduzida, operação em média tensão sem necessidade de transformadores, possibilidade de controlar a tensão dos capacitores do barramento nos seus níveis de operação e redução dos circuitos *snubbers* [11].

Apesar dessas vantagens, ainda há alguns desafios a serem abordados para o controle e modulação do FCC. Como exemplo, a modulação deve poder usar os graus de liberdade do FCC para permitir, simultaneamente, a sintetização da tensão de saída desejada e a regulação das tensões dos capacitores flutuantes sem acréscimo nas perdas de comutação, nem aumento na complexidade da implementação.

Em [12] foi apresentada uma técnica de modulação por deslocamento de fase (PSM - *Phase Shift Modulation*) com controle em malha fechada das tensões dos capacitores flutuantes. Contudo, os resultados mostraram uma variação significativa nas tensões dos capacitores afetando a qualidade das tensões de linha multiníveis. Por outro lado, em [13], é apresentada uma comparação de três técnicas de modulação, onde a primeira é baseada em PSM, a segunda é derivada da modulação por disposição de fase (PDM - *Phase Disposition Modulation*) [14] e a terceira baseada em modulação vetorial (*Space Vector Modulation*). Os resultados da comparação mostraram que o PDM fornece o melhor desempenho entre as técnicas propostas, usando máquina de estado para equilibrar as tensões do capacitor.

Este artigo propõe uma modulação descontínua [15] e [16] que possui algumas vantagens em comparação com as alternativas encontradas na literatura, tais como:

i) implementação fácil, por empregar uma portadora de alta frequência para gerar o padrão PWM dos dispositivos semicondutores (em contraste com o SVM, mais complexo). Além disso, cada fase do inversor é tratada de forma independente;

ii) as tensões de linha de saída têm THD baixa, uma vez que, a modulação descontínua concentra a energia dos componentes harmônicos nos múltiplos da portadora, cuja fase não depende do sinal modulante;

iii) os pulsos PWM são uniformemente distribuídos entre as pernas do conversor dentro de um ciclo da componente fundamental da tensão sintetizada.

Para o caso de um conversor de três níveis o algoritmo pode ser implementado em um microcontrolador comercial ou DSP, contudo, para conversores trifásicos com número maior de níveis poderá ser necessário a implementação com FPGA, considerando que microcontroladores e DSPs possuem um número limitado de periféricos PWMs.

Além disso, neste trabalho é proposto um modelo discreto e uma transformação não linear para o equilíbrio das tensões dos capacitores flutuantes. Dessa forma, é demonstrado que mesmo com um controlador proporcional é possível obter uma boa performance para o equilíbrio de tensão dos capacitores flutuantes.

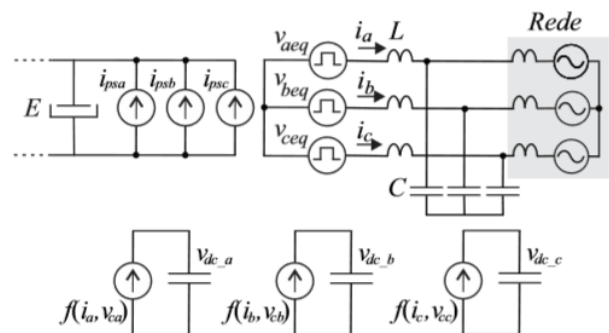


Fig. 2. Circuito equivalente do FCC.

Este artigo está organizado da seguinte forma: a Seção II apresenta a modulação para FCC de três níveis; a Seção III descreve o controlador para o equilíbrio das tensões dos

capacitores flutuantes; a Seção IV mostra as simulações e os resultados por implementação com emulação de hardware (HIL - hardware in the loop) para validar o algoritmo proposto e o controlador; a Seção V apresenta os resultados comparativos de THD e wTHD entre a modulação descontínua e as modulações PSM e SVM e, finalmente, as conclusões são apresentadas na Seção VI.

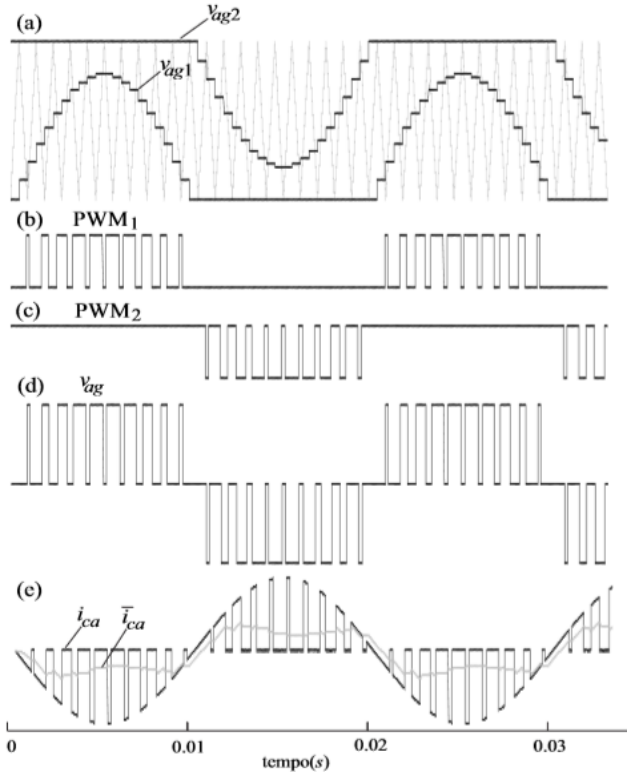


Fig. 3. Impacto da tensão v_{ca} na operação do FCC para $v_{ca} = \max(-c_1, -c_2)$: (a) sinais modulantes e portadora; (b) PWM de S_{1a} ; (c) PWM de S_{2a} ; (d) tensão PWM de fase e (e) corrente no capacitor i_{ca} e corrente média \bar{i}_{ca} .

II. MODULAÇÃO GEOMÉTRICA DESCONTÍNUA

Nesta seção, é apresentada uma modulação descontínua para o FCC da Figura 1. Dentre as vantagens da modulação proposta está o fato de que ela trata cada fase de forma independente, o que simplifica a análise e implementação. A Figura 2 apresenta o circuito equivalente médio do FCC onde a entrada, a saída, bem como os elementos internos de armazenamento de energia são reproduzidos. As tensões equivalentes do lado CA do conversor $v_{x_{eq}}$, para $x = \{a, b, c\}$, podem ser derivadas assumindo que os sinais PWM para os pares de comutação $S_{1x}; \bar{S}_{1x}$ e $S_{2x}; \bar{S}_{2x}$ são obtidos a partir da comparação de uma única portadora com sinais de modulação amostrados regularmente assimétricos. Então, é possível demonstrar que a tensão média da perna do conversor, sintetizada em um período de amostragem, é:

$$v_{x_{eq}} = \frac{v_{xg1} + v_{xg2}}{2} \quad (1)$$

onde

v_{xg1} - sinal modulante regularmente amostrado associado à chave S_{1x} ;

v_{xg2} - sinal modulante regularmente amostrado associado à chave S_{2x} .

Por outro lado, o valor médio da corrente nos capacitores flutuantes, calculada durante um período de amostragem, também pode ser expresso em função dos sinais modulantes v_{xg1} e v_{xg2} . Assumindo que a ondulação nas correntes do lado CA é pequena, então, é possível encontrar:

$$i_{cx} = i_x (v_{xg1} - v_{xg2}) \quad (2)$$

onde

i_{cx} - corrente através do capacitor flutuante da fase x ;

i_x - corrente de saída da fase x .

Com o objetivo de controlar-se a tensão dos capacitores flutuantes, definem-se variáveis auxiliares tais como:

$$v_{cx} = v_{xg1} - v_{xg2}. \quad (3)$$

Note-se que (1) e (3) podem ser expressas na forma matricial:

$$\begin{bmatrix} v_{x_{eq}} \\ v_{cx} \end{bmatrix} = \begin{bmatrix} 1/2 & 1/2 \\ 1 & -1 \end{bmatrix} \begin{bmatrix} v_{xg1} \\ v_{xg2} \end{bmatrix}. \quad (4)$$

Uma vez que a matriz não é singular, é possível obter os sinais de modulação v_{xg1} e v_{xg2} das tensões $v_{x_{eq}}$ e v_{cx} , isto é:

$$\begin{bmatrix} v_{xg1} \\ v_{xg2} \end{bmatrix} = \begin{bmatrix} 1 & 1/2 \\ 1 & -1/2 \end{bmatrix} \begin{bmatrix} v_{x_{eq}} \\ v_{cx} \end{bmatrix}. \quad (5)$$

Para operação na região linear, os sinais modulantes v_{xg1} e v_{xg2} devem estar dentro dos limites de operação. Como resultado, ao assumir uma portadora triangular limitada entre zero e um, as seguintes desigualdades devem ser satisfeitas:

$$\begin{aligned} 0 &\leq v_{xg1} \leq 1, \\ 0 &\leq v_{xg2} \leq 1. \end{aligned} \quad (6)$$

Agora, assume-se que $v_{x_{eq}}$ é conhecido, portanto, combinando-se (5) e (6), é possível encontrar limites para a tensão v_{cx} , como segue:

$$\max(-c_1, -c_2) \leq v_{cx} \leq \min(c_1, c_2) \quad (7)$$

onde

c_1 - variável auxiliar = $2v_{x_{eq}}$;

c_2 - variável auxiliar = $2 - 2v_{x_{eq}}$.

A tensão v_{cx} deve ser selecionada no limite inferior ou superior de (7) para se obter uma modulação descontínua, onde a energia dos harmônicos é concentrada nos múltiplos da frequência da portadora cuja fase não depende da fase do sinal de modulação e, como resultado, as tensões de linha possuem THD baixa. Considerando a fase a , ou seja, $x = a$, a Figura 3 mostra a modulação, os sinais PWM, bem como a corrente através do capacitor flutuante para os dois valores

limites da tensão v_{ca} . É possível ver que, em ambos os casos, a corrente através do capacitor flutuante não tem componente CC, mas possui harmônicos de baixa ordem. Além disso, a fase desses harmônicos de baixa ordem para $v_{ca} = \min(c_1; c_2)$ é deslocada 180º daqueles para $v_{ca} = \max(-c_1; -c_2)$. Assim, os pulsos PWM não são distribuídos uniformemente ao longo do período da fundamental. Com o objetivo de eliminar os componentes de baixa frequência da corrente através do capacitor flutuante e para melhor distribuir os pulsos PWM ao longo do período da fundamental, é possível alternar v_{ca} entre seus valores máximo e mínimo. Vale a pena observar que as transições não aumentaram o número de comutações.

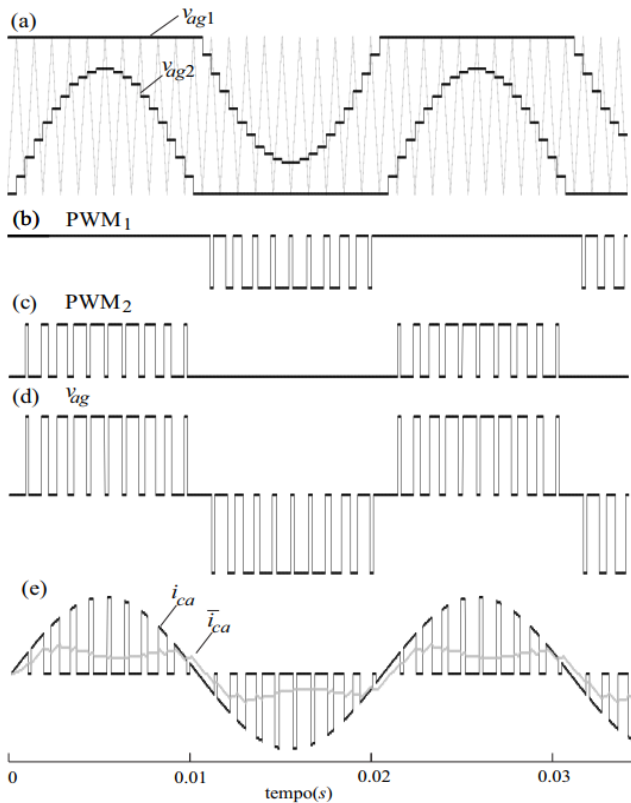


Fig. 4. Impacto da tensão v_{ca} na operação do FCC para $v_{ca} = \min(c_1; c_2)$: (a) sinais modulantes e portadora; (b) PWM de S_{1a} ; (c) PWM de S_{2a} ; (d) tensão PWM de fase e (e) corrente no capacitor i_{ca} e corrente média \bar{i}_{ca} .

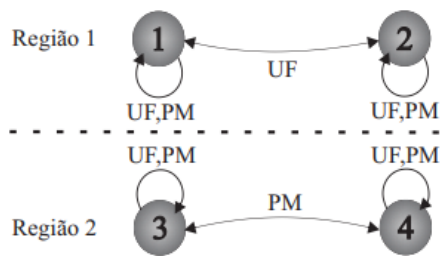


Fig. 5. Diagrama de estados para modulação descontinua.

Os valores limite de v_{ca} estão bem definidos para v_{aeq} acima e abaixo de 0,5. A Tabela I resume a operação do FCC da fase a como uma função de v_{ca} em duas regiões. A Região 1 está associada com $v_{aeq} < 0,5$ e Região 2 com $v_{aeq} > 0,5$. Além disso, também são mostrados os estados de comutação

na interrupção *Underflow* (UF) e *Period Match* (PM) quando o registro do comparador é atualizado, empregando-se uma portadora simétrica regularmente amostrada. É possível observar na Tabela I que na Região 1, em UF, pode-se alterar v_{ca} de $-2 + 2v_{aeq}$ para $2 - 2v_{aeq}$, e vice-versa, sem aumentar o número de comutações. Da mesma forma, na Região 2, em PM, é possível alterar v_{ca} de $2v_{aeq}$ para $-2v_{aeq}$.

TABELA I
Regiões de Operação da Fase a do FCC

Região	Estado	v_{ag1}	v_{ag2}	v_{ca}	Estados	
					UF	PM
1	1	PWM	1	$-2+2v_{aeq}$	[1 1]	[0 1]
1	2	0	PWM	$2-2v_{aeq}$	[1 1]	[1 0]
2	3	1	PWM	$-2v_{aeq}$	[0 1]	[0 0]
2	4	PWM	0	$2v_{aeq}$	[1 0]	[0 0]

A Figura 5 mostra um diagrama de estados que indica as possíveis mudanças na tensão v_{ca} as quais não aumentam o número de comutações. Aqui, é proposta uma máquina de estados de tal forma que, quando na Região 1, os estados são alterados de um para dois ou vice-versa, em UF. Por outro lado, na Região 2, os estados são alterados de três para quatro ou vice-versa, em PM. Como pode ser visto na Figura 6, o método proposto distribuiu os pulsos PWM no período sem aumentar o número de comutações. A tensão de fase v_{ag} não foi afetada pelas mudanças entre max e min de v_{ca} , bem como, a corrente média do capacitor flutuante está oscilando em torno de zero. Também é observado que de $t = 0,02$ a $t = 0,03$ os sinais de modulação estão na Região 1 e estão comutando em PM enquanto que na faixa de $t = 0,03$ a $t = 0,04$ estão na Região 2 e fazem a comutação em UF.

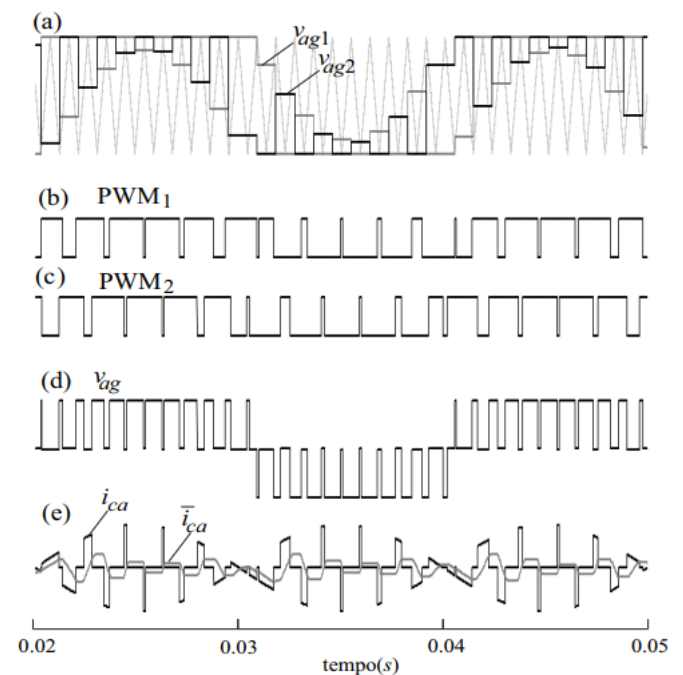


Fig. 6. Modulação descontinua para FCC na fase a : (a) sinais modulantes e portadora; (b) PWM de S_{1a} ; (c) PWM de S_{2a} ; (d) tensão PWM de fase e (e) corrente no capacitor i_{ca} e corrente média \bar{i}_{ca} .

A. Modulação Descontínua para n Níveis

De forma análoga ao visto na DM de 3 níveis também é possível aplicar o algoritmo para FCC com maior número de níveis. Para um FCC de 3 níveis temos duas modulantes (v_{xg1}, v_{xg2}), ou seja, o número de modulantes será $(n - 1)$. Dessa forma, as modulantes podem ser obtidas pela equação a seguir:

$$\begin{bmatrix} v_{xg1} \\ v_{xg2} \\ \vdots \\ v_{xgm} \end{bmatrix} = \begin{bmatrix} m & m-1 & \cdots & n-(m-1) \\ m & -(m-2) & \ddots & \vdots \\ \vdots & \vdots & \ddots & n-(m-1) \\ m & -(m-2) & \cdots & -(n-m) \end{bmatrix} \begin{bmatrix} v_{xeqn} \\ v_{cx1} \\ \vdots \\ v_{cxm} \end{bmatrix} \quad (8)$$

onde

- n - número de níveis do conversor;
- c_2 - $(n-1)$.

O valor de v_{xeqn} pode ser calculado como segue:

$$v_{xeqn} = \frac{v_{xg1} + v_{xg2} + \cdots + v_{xgm}}{m} \quad (9)$$

Para validar as equações de modulação descontínua para n níveis, foram realizadas simulações do algoritmo considerando FCC de 4 e 5 níveis, controlando-se a tensão dos capacitores flutuantes com a mesma técnica descrita no artigo.

A Figura 7 mostra as tensões sintetizadas de 4 e 5 níveis com modulação descontínua e também as tensões dos capacitores flutuantes de cada um dos FCC.

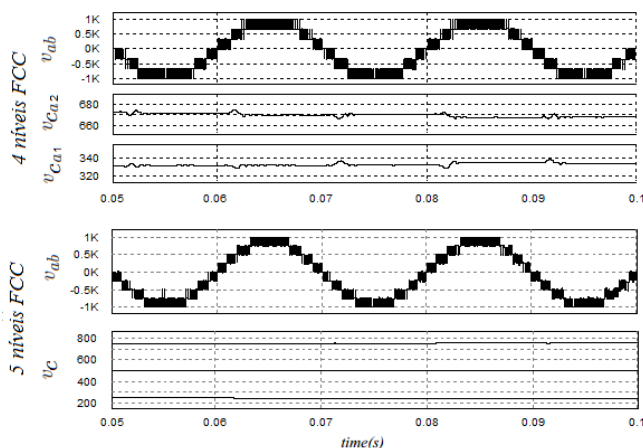


Fig. 7. Modulação descontínua para FCC de 4 e 5 níveis.

III. CONTROLE DA TENSÃO NOS CAPACITORES FLUTUANTES

O esquema de controle das tensões dos capacitores flutuantes é mostrado na Figura 8. Pode ser realizado pela adição de uma variável auxiliar à tensão moduladora, a qual será capaz de controlar o valor médio de v_{ca} durante dois períodos de comutação sem alterar o valor médio de v_{aeq} durante o mesmo intervalo de tempo. Vamos primeiro

assumir que $v_{aeq} \geq 0,5$, $v_{aeq(k+1)} \approx v_{aeq(k)}$ e que o estado durante o período de amostragem k é o estado 1.

Como resultado, o valor de referência da tensão diferencial é dado por $v_{ca} = -2+2v_{aeq}$. Então tem-se:

$$v_{ag2(k)} = 1, \quad (10)$$

$$v_{ag1(k)} = v_{aeq(k)} + \frac{v_{ca(k)}}{2}. \quad (11)$$

Para possibilitar o controle da tensão do capacitor flutuante, uma variável auxiliar u_{aux} será adicionada em (11):

$$v_{ag1(k)} = v_{aeq(k)} + \frac{v_{ca(k)}}{2} + u_{aux}. \quad (12)$$

Agora, usando (10) e (12), a tensão média equivalente sintetizada durante o período de amostragem k -ésimo é:

$$\bar{v}_{aeq(k)} = v_{aeq(k)} + \frac{u_{aux}}{2}. \quad (13)$$

Além disso, o valor médio da tensão v_{ca} foi modificado com a adição u_{aux} , isto é:

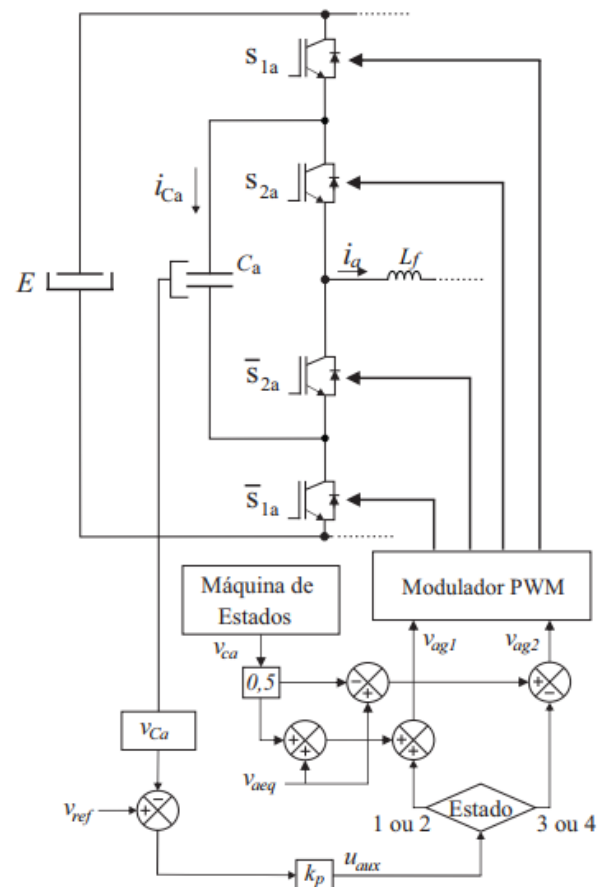


Fig. 8. Representação do esquema de controle para a fase a .

$$\bar{v}_{ca(k)} = -2 + 2v_{aeq(k)} + u_{aux}. \quad (14)$$

Considere agora o próximo período de amostragem, onde o estado mudou para o estado 2, ou seja, $v_{ca} = 2 - 2v_{aeq}$. É proposto aqui adicionar a variável auxiliar como:

$$v_{ag1(k+1)} = 1, \quad (15)$$

$$v_{ag2(k+1)} = v_{aeq(k+1)} - \frac{v_{ca(k+1)}}{2} - u_{aux}. \quad (16)$$

Nelas, a tensão equivalente média sintetizada durante o período de amostragem $(k+1)$ -ésimo é:

$$\bar{v}_{aeq(k+1)} = v_{aeq(k+1)} - u_{aux}. \quad (17)$$

Similarmente, a tensão v_{ca} torna-se:

$$\bar{v}_{ca(k+1)} = 2 - 2v_{aeq(k+1)} + u_{aux}. \quad (18)$$

Pode-se assumir que a variável auxiliar u_{aux} é constante em dois períodos de amostragem. Como resultado, em média o valor de v_{aeq} durante dois períodos de amostragem é:

$$\bar{v}_{aeq(k+1)} = \frac{v_{aeq(k+1)} + v_{aeq(k)}}{2} \quad (19)$$

e o valor médio da tensão de controle do capacitor é:

$$\bar{v}_{ca(k)} = 2\Delta v_{aeq(k+1)} + u_{aux(k)} \quad (20)$$

Considere que $v_{aeq(k+1)} \approx v_{aeq(k)}$, então $\Delta v_{aeq} \approx 0$, e:

$$\bar{v}_{ca2(k)} = u_{aux(k)} \quad (21)$$

Agora, para controlar a tensão do capacitor flutuante, considera-se a seguinte lei de controle:

$$u_{aux} = \text{sign}(i_a) k_p \varepsilon, \quad (22)$$

onde

ε - valor de $(v_{ref} - v_{fc})$;

k_p - ganho do controlador assumido como positivo.

A derivada da tensão no capacitor é:

$$\frac{d\bar{v}_{ca2}}{dt} = \frac{\bar{i}_{ca}}{C_a}. \quad (23)$$

Por sua vez, a derivada do erro será o mesmo valor da derivada da tensão no capacitor só que de sinal inverso.

$$\frac{d\varepsilon}{dt} = -\frac{d\bar{v}_{ca2}}{dt}. \quad (24)$$

Substituindo (23) em (24) e acrescentando a ação de controle proporcional dada em (22) tem-se:

$$\frac{d\varepsilon}{dt} = -\frac{|i_a| k_p}{C_a} \varepsilon. \quad (25)$$

onde

C_a - capacitor flutuante de $2000 \mu F$;

i_a - corrente da fase a .

Como resultado, conclui-se que, enquanto houver corrente no lado CA, a tensão do capacitor flutuante convergirá para a tensão de referência v_{ref} com uma constante de tempo:

$$\tau = -\frac{C_a}{|i_a| k_p}. \quad (26)$$

IV. RESULTADOS DE HARDWARE IN THE LOOP

Esta seção apresenta os resultados da implementação por HIL para validar o método de modulação descontinuada proposto. Para as simulações e implementação por HIL, os parâmetros da Tabela II foram utilizados. Como a frequência de comutação tem impacto significativo no dimensionamento do indutor do filtro de saída além dos capacitores flutuantes, optou-se por utilizar $f_{ch}=5\text{kHz}$. A redução desses componentes, obtida com o aumento da frequência, tem impacto direto no volume, peso e custo. A metodologia empregada no projeto do filtro foi admitir uma ondulação percentual máxima de corrente no indutor, obtendo-se inicialmente o valor da indutância e posteriormente os demais componentes do filtro. Neste caso considerou-se um filtro LC com frequência de corte ($f_{cuto\ ff}$) em uma década abaixo da frequência de comutação. Dessa forma o indutor pode ser calculado pela equação a seguir:

$$v_L = L \frac{di_L}{dt} \Rightarrow v_L \frac{\Delta t}{\Delta i_L}. \quad (27)$$

onde

v_L - diferença entre a tensão do capacitor de filtro e a tensão do nível a ser sintetizado;

Δt - período efetivo sobre o indutor referente ao dobro da frequência de comutação;

Δi_L - máxima ondulação de corrente no indutor, a qual é definida pela ondulação percentual admitida como critério de projeto e pela corrente de pico para a potência aparente máxima.

Considerando que, para a máxima potência aparente do conversor a corrente de pico no indutor é de 200A e, admitindo-se uma ondulação percentual de 25% obtém-se:

$$\Delta i_L = -\frac{i_{L\max}}{100} \Delta i_{L\%}. \quad (28)$$

A tensão v_L aplicada sobre o indutor é uma variável complexa de ser equacionada, pois depende do ângulo da tensão sintetizada, da tensão do barramento e índice de modulação, além do número de níveis sintetizados. Contudo, nesta aplicação, com o auxílio de simulações verificou-se

que nas condições de ondulação máxima de corrente a tensão sobre o indutor é de aproximadamente 200V. Dessa forma calcula-se o indutor do filtro como a seguir:

$$L_f = 200 \frac{100\mu}{50} \approx 400\mu H. \quad (29)$$

Já o capacitor do filtro de saída é obtido pela equação a seguir,

$$C_f = \frac{1}{L_f (2\pi f_{cutoff})^2} = \frac{1}{400\mu (2\pi 500)^2} \approx 500\mu F. \quad (30)$$

Com base nestes valores calculados procedeu-se a simulação e posterior variação de indutância e capacitância de forma a obter o melhor resultado de corrente de saída. Dessa forma, os valores do filtro escolhidos ficaram como mostrado na Tabela II.

TABELA II
Parâmetros do FCC

Parâmetro	Símbolo	Valor
Frequência Fundamental	f_1	50 Hz
Frequência de Comutação	f_{ch}	5 kHz
Frequência de Corte do Filtro	f_{cutoff}	500 Hz
Tensão do Barramento	E	1000 V
Flying Capacitor ($x=\{a,b,c\}$)	C_x	2000 μF
Indutor do Filtro	L_f	400 μH
Capacitor do Filtro	C_f	350 μF
Carga Nominal	R_n	2,999 Ω
Potência Nominal	P_n	150kVA

Com isso, a modulação descontinua proposta foi implementada no processador digital de sinais DSP TMS320F28335. O circuito de potência foi simulado em tempo real com o sistema Typhoon HIL 402. Os resultados das Figuras 9 a 14 estão em conformidade com os previstos nas seções anteriores.

As Figuras 9, 10 e 11 mostram resultados da modulação descontinua com carga resistiva, é importante observar que as correntes nos capacitores tiveram um comportamento muito próximo aos esperados pelas simulações, onde, os valores médios ficam em torno de zero. Os picos de corrente, mesmo que de valores elevados, são comutados rapidamente e não oferecem esforços exagerados nos capacitores flutuantes, como visto pelos ripples de tensão na Figura 11. A Figura 12, por sua vez, mostra o comportamento da modulação perante uma carga desbalanceada, a tensão PWM de linha sofre distorção mas não compromete as correntes das fases.

Em sequência, a Figura 13 apresenta o esforço da modulação sobre uma carga não linear de um retificador, com capacitor de barramento de 50mF e resistor de 5W. Finalmente, também é mostrado na Figura 14 como o FCC se comporta sob um degrau de carga de 6 Ω para 3 Ω . Visto isso, pode-se mensurar o esforço computacional do algoritmo sobre o DSP da Texas, medindo a cada período de amostragem de 200ms, o dispositivo leva 13ms para rodar o algoritmo considerando a aquisição dos conversores

analógicos/digitais, já para rodar apenas o algoritmo o dispositivo leva apenas 8,3 ms.

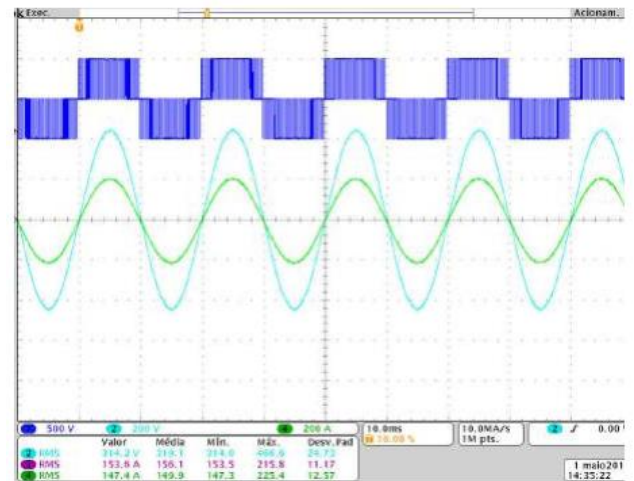


Fig. 9. Implementação por HIL: Canal 1: tensão PWM de fase v_{ag} , índice de modulação $m = 0,9$; Canal 2: tensão de fase v_{ag} ; Canal 4: corrente nominal na fase a .

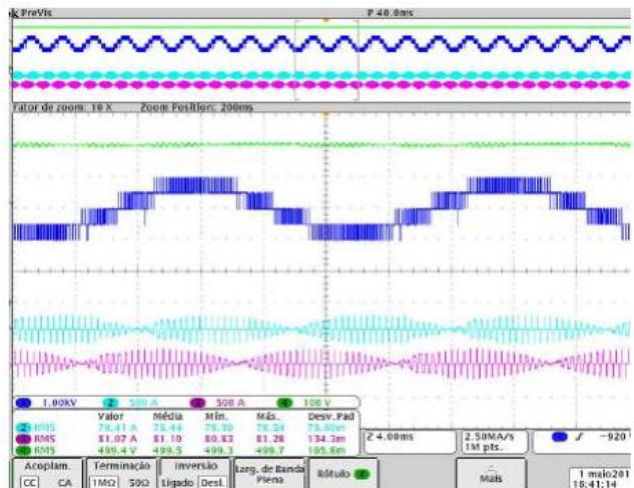


Fig. 10. Implementação por HIL: Canal 1: tensão PWM de linha v_{ab} , índice de modulação $m = 0,9$; Canal 2: corrente no capacitor C_a , Canal 3: corrente no capacitor C_b , Canal 4: tensão no capacitor v_{Ca} .

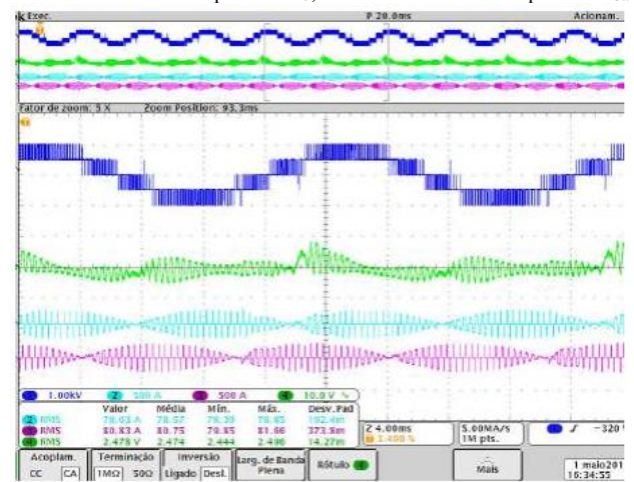


Fig. 11. Implementação por HIL: Canal 1: tensão PWM de linha v_{ab} , índice de modulação $m = 0,9$; Canal 2: corrente no capacitor C_a ; Canal 3: corrente no capacitor C_b ; Canal 4: tensão no capacitor v_{Ca} .

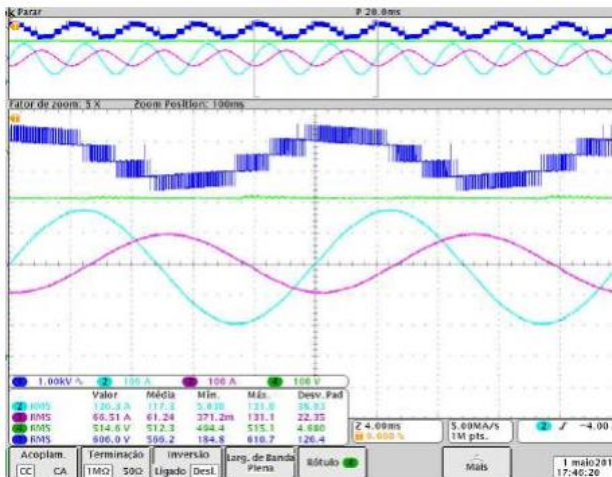


Fig. 12. Implementação por HIL: carga desbalanceada, fase a e $b = 3,0\Omega$ e fase $c = 6,0\Omega$. Canal 1: tensão PWM de linha v_{ab} , índice de modulação $m = 0,9$; Canal 2: corrente de saída na fase b ; Canal 3: corrente de saída na fase c ; Canal 4: tensão no capacitor v_{ca} .

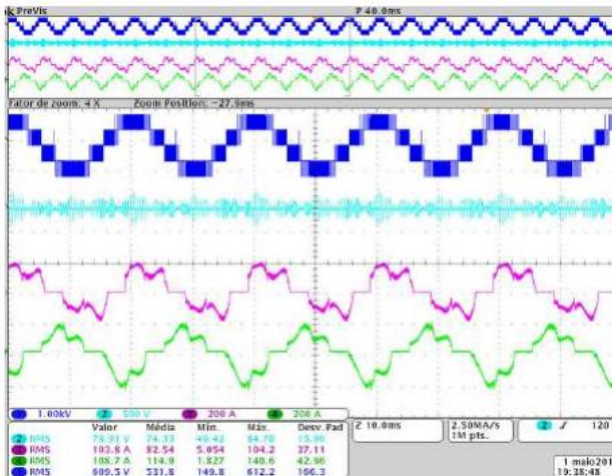


Fig. 13. Implementação por HIL: carga não linear com retificador, resistor de 5Ω e capacitor do barramento de $50mF$. Canal 1: tensão PWM de linha v_{ab} , índice de modulação $m = 0,9$; Canal 2: tensão no capacitor v_{ca} ; Canal 3: corrente na fase a ; Canal 4: corrente na fase b .

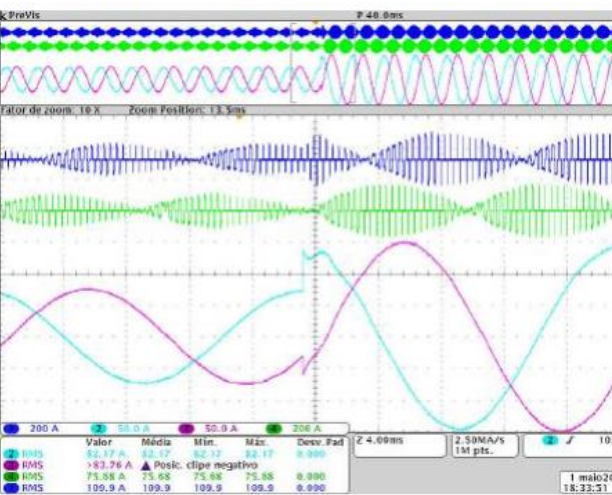


Fig. 14. Implementação por HIL: degrau de carga de 6Ω para 3Ω . Canal 1: corrente no capacitor C_a ; Canal 2: corrente da fase a ; Canal 3: corrente da fase b ; Canal 4: corrente no capacitor C_b .

V. RESULTADOS DE THD E wTHD

A THD é uma forma de expressar a qualidade de uma forma de onda de tensão ou corrente. Nesta seção são comparadas a PSM e a SVM com a modulação descontínua proposta. Para simulação PSM utilizou-se um algoritmo proposto em [17] onde o controle das tensões dos capacitores flutuantes é feito pela modificação da razão cíclica. Para a simulação SVM foi utilizada a técnica descrita em [18] que utiliza os vetores redundantes para gerar seqüências de vetores que corrijam as tensões dos capacitores flutuantes sem afetar as tensões PWM sintetizadas. Para o cálculo da THD de tensão foi utilizada a equação a seguir.

$$THD = \sqrt{\sum_{n=3,5,7,\dots}^{\infty} \left(\frac{V_n}{V_1} \right)^2} \quad (31)$$

onde

- n - ordem da harmônica;
- V_n - tensão da n -ésima harmônica;
- V_1 - tensão de linha da fundamental.

Os valores de THD para cada índice de modulação foram obtidos através de simulação para a PSM e a SVM, para a modulação descontínua foram obtidos pelos valores capturados do osciloscópio e posteriormente plotados, como pode ser observado na Figura 15.

TABELA III
Cálculo da THD

m	PSM	DM	SVM
0,9	51,58	42,12	31,04
0,6	80,98	62,15	48,07
0,3	134,7	133,92	110,45

Como o FCC apresentou valores significativos de harmônicas nas frequências em torno e acima da frequência da portadora, um filtro passa baixa de primeira ordem é suficiente para eliminar estas harmônicas. Para isto, uma simulação foi realizada usando um filtro $L=1,66mH$ de primeira ordem para qualificar o desempenho das modulações PSM, DM e SVM. Como pode ser observado na Tabela IV. Para o cálculo da wTHD de tensão foi utilizada a equação a seguir.

$$wTHD = \frac{1}{E} \sqrt{\sum_{n=2}^{\infty} \left(\frac{V_n}{n} \right)^2} \quad (32)$$

onde

- n - ordem da harmônica;
- V_n - tensão da n -ésima harmônica;
- E - tensão do barramento CC.

TABELA IV
Cálculo da wTHD

m	PSM	DM	SVM
0,9	0,02804	0,01274	0,01156

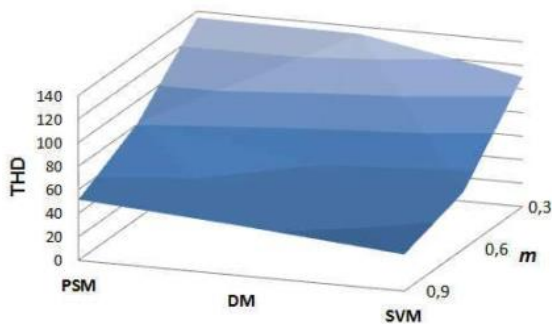


Fig. 15. Comparativos de THD entre as modulações PDM, DM e SVM para variação de índice de modulação (m).

IV. CONCLUSÕES

Este artigo descreveu em detalhes uma modulação descontínua para FCC. A abordagem é simples de ser implementada quando comparada com estratégias de modulação SVM. Com apenas um sinal de portadora e $(n - 1)$ sinais de modulação por fase é possível equilibrar as tensões dos capacitores flutuantes e sintetizar as tensões de linha. Como pode ser visto nos resultados apresentados as tensões sintetizadas usam os níveis de tensão mais próximos, caracterizando assim uma vantagem em termos de THD e fatores de distorção se comparados com a modulação PSM. Comparados os resultados de wTHD em relação à modulação SVM observa-se que os resultados apresentados pela modulação proposta ficaram muito próximos da SVM, com as vantagens de ser mais simples de implementar, não requer hardware adicional e mais baixo esforço computacional. Os resultados apresentados demonstram que a técnica apresentada se manteve estável perante cargas não lineares, cargas desbalanceadas e após um degrau de carga. Além disso, os pulsos PWM são uniformemente distribuídos ao longo do ciclo fundamental. Os resultados apresentados validam os desenvolvimentos teóricos e demonstram o bom desempenho da modulação proposta.

AGRADECIMENTOS

Os autores agradecem ao INCT-GD e aos órgãos financiadores (CNPq processo 465640/2014-1, CAPES processo no. 23038.000776/2017-54 e FAPERGS 17/2551-0000517-1), pela colaboração neste trabalho.

REFERÊNCIAS

[1] J. Rodriguez, J. S. Lai, F. Z. Peng, "Multilevel inverters: a survey of topologies, controls and applications", *IEEE Transactions on Industry Electronics*, vol. 49, no. 4, pp. 724–738, Agosto 2002.

[2] J. Rodriguez, S. Bernet, B. Wu, J. O. Pontt, S. Kouro, "Multilevel Voltage-Source-Converter Topologies for Industrial Medium-Voltage Drives", *IEEE Transactions on Industry Electronics*, vol. 54, no. 6, pp. 2930–2945, Dezembro 2007.

[3] M. Malinowski, K. Gopakumar, J. Rodriguez, M. A. Perez, "A Survey on Cascaded Multilevel Inverters", *IEEE Transactions on Industry Electronics*, vol. 57,

no. 7, pp. 2197–2206, Julho 2010.

[4] J. Rodriguez, s. Bernet, P. K. Steimer, I. E. Lizama, "A Survey on Neutral-Point-Clamped Inverters", *IEEE Transactions on Industry Electronics*, vol. 57, no. 7, pp. 2219–2230, Julho 2010.

[5] R. S. Alishah, D. Nazarpour, S. H. Hosseini, M. Sabahi, "Novel multilevel inverter topologies for medium and high-voltage applications with lower values of blocked voltage by switches", *IET Power Electronics*, vol. 7, no. 12, pp. 3062–3071, Dezembro 2014.

[6] J. S. Lai, f. Z. Peng, "Multilevel Converters - A new breed of power converters", *IEEE Transactions on Industry Applications*, vol. 32, no. 3, pp. 509–517, Maio 1996.

[7] H. Tian, Y. W. Li, "Carrier based three-level pwm for improving flying capacitor balancing of nested neutral-point-clamped (NNPC) converter", in *2017 IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp. 2590–2597, Março 2017.

[8] B. P. McGrath, T. Meynard, G. Gateau, D. G. Holmes, "Optimal Modulation of Flying Capacitor and Stacked Multicell Converters Using a State Machine Decoder", *IEEE Transactions on Power Electronics*, vol. 22, no. 2, pp. 508–516, Março 2007.

[9] S. Du, b. W. Gae, N. R. Zargari, "Current Stress Reduction for Flying-Capacitor Modular Multilevel Converter (FC-MMC)", in *IEEE Transactions on Power Electronics*, pp. 1–1, 2018.

[10] G. Roberts, N. Vukadinovic, A. Prodic, "A Multilevel, Multi-phase buck converter with shared flying capacitor for VRM applications", in *IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp. 68–72, Março 2018.

[11] J. Amini, A. H. Viki, A. Radan, M. Moallem, "A general active capacitor voltage regulating method for l-level m-cell n-phase flying capacitor multilevel inverter with arbitrary DC voltage distribution", in *IEEE Transactions on Industry Electronics*, vol. 63, no. 5, pp. 2659–2668, Maio 2016.

[12] C. Feng, J. Liang, V. G. Agelidis, "Modified PhaseShifted PWM Control for Flying Capacitor Multilevel Converters", in *IEEE Transactions on Power Electronics*, vol. 22, no. 1, pp. 178–185, Janeiro 2007.

[13] W.-K. Lee, S.-Y. Kim, J.-S. Yoon, D.-H. Baek, "A comparison of the carrier-based PWM techniques for voltage balance of flying capacitor in the flying capacitor multilevel inverter", in *IEEE Applied Power Electronics Conference and Exposition, (APEC'06)*, pp. 6, Março 2006.

[14] B. P. McGrath, D. G. Holmes, "Enhanced Voltage Balancing of a Flying Capacitor Multilevel Converter Using Phase Disposition (PD) Modulation", in *IEEE Transactions on Power Electronics*, vol. 26, no. 7, pp. 1933–1942, Julho 2011.

[15] A. Nicolini, f. Carnielutti, H. Pinheiro, A. Ricciotti, "Circulating Current Control for Carrier-based Discontinuous Modulation in Inverters with Parallel

- Legs”, in *IEEE Energy Conversion Congress and Exposition (ECCE)*, pp. 1–7, Setembro 2016.
- [16] M. M. da Silva, H. Pinheiro, A. Toebe, “Discontinuous Carrier-Based Modulation for Three Level Flying Capacitor Converter”, in *Cobep Conference, 2017*
- [17] A. L. B. Rodrigo M. B. Moritz, “Capacitor Voltage Balancing in a A 5-L Full-Bridge Flying Capacitor Inverter”, in *IEEE Power Electronics Conference (COBEP)*, Novembro 2017.
- [18] M. M. da Silva, H. Pinheiro, A. Nicolini, “Voltage Balancing of Flying Capacitor Converter Multilevel using Space Vector Modulation”, in *IEEE International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*, Abril 2017.

DADOS BIOGRÁFICOS

Maurício Mendes da Silva é engenheiro eletricitista (2001) e mestre em engenharia elétrica pela Universidade Federal de Santa Maria (UFSM). Atualmente é doutorando do programa de pós-graduação da UFSM. Suas áreas de interesse são: eletrônica de potência, qualidade do processamento da energia elétrica, modulação para conversores estáticos e energias renováveis.

Ademir Toebe é engenheiro eletricitista pela UFSM (2016). Atualmente é aluno de mestrado na Universidade Federal de Santa Maria (UFSM). Áreas de Interesse: sistemas modulares, modulação, paralelismo de inversores e comunicação de dados para aplicações de controle em tempo real.

Humberto Pinheiro é engenheiro eletricitista pela Universidade Federal Santa Maria (UFSM), Santa Maria, Brasil, em 1983, mestre em engenharia pela Universidade Federal de Santa Catarina, Florianópolis, Brasil, em 1987 e graduado Ph.D. pela Concordia University, Montreal, Canadá, em 1999. De 1987 a 1999, ele foi engenheiro pesquisador de uma companhia brasileira de UPS e também foi professor na Pontifícia Universidade Católica do Rio Grande do Sul, onde lecionou a disciplina de eletrônica de potência. Desde 1991, ele está na UFSM. Suas áreas de interesse incluem modulação e controle de conversores estáticos e acionamentos para sistemas de conversão eólica. Dr. Humberto Pinheiro é membro das IEEE Industrial Electronics and Power Electronics Societies.