

CONVERSOR CC-CC DE ALTO GANHO BOOST-QUADRÁTICO-DUPLO-FLYBACK

Marcelo Flavio Guepfrih¹, Gierry Waltrich², Telles Brunelli Lazzarin³

¹Universidade Tecnológica Federal Do Paraná - UTFPR, Pato Branco – PR, Brasil

^{2,3}Universidade Federal de Santa Catarina - UFSC, Florianópolis – SC, Brasil

e-mail: guepfrih@utfpr.edu.br, gierry.waltrich@ufsc.br, telles@inep.ufsc.br

Resumo – O condicionamento entre fontes de tensão com baixa amplitude e cargas que exigem elevados níveis de tensão, especialmente para potências acima de 500 W, mostram-se como um desafio a ser resolvido. Nesse contexto, este artigo apresenta um novo conversor de elevado ganho e de elevado rendimento baseado em indutores acoplados e na estrutura *boost*-quadrática. O conversor proposto utiliza apenas um semicondutor controlado, indutores acoplados e capacitores na saída com baixa capacitância. A topologia permite o aproveitamento da energia oriunda das indutâncias de dispersão e possibilita que a corrente da entrada opere no modo de condução contínua. A validação dos conceitos foi realizada num protótipo de 1 kW com uma tensão de entrada entre 48 V e 96 V e uma tensão de saída de 800 V. Os resultados experimentais foram coerentes com a teoria, o conversor permitiu elevado ganho de tensão e elevado rendimento para ampla faixa de potência, além do aproveitamento da energia das indutâncias de dispersão.

Palavras-chave – Boost-Flyback, Boost Quadrático, Conversor CC-CC de Alto Ganho, Indutor Acoplado.

A HIGH STEP-UP QUADRATIC-BOOST- DOUBLE-FLYBACK DC-DC CONVERTER

Abstract – The conditioning between voltage sources with low amplitude and loads that requires high voltage levels, especially for power above 500 W, is showing as a challenge to be solved. In this context, this paper presents a new high-gain converter based on coupled inductors and boost- quadratic structure. The proposed converter uses only one switch, coupled inductors and output capacitors with low capacitance. The topology allows the use of energy from the leakage inductors and enables the input current to operate in the continuous mode. The validation of the concepts was carried out on a prototype of 1 kW with an input voltage between 48 V and 96 V and an output voltage of 800 V. The experimental results were consistent with the theory, the converter allowed high voltage gain and high efficiency for wide range of power, in addition to the energy utilization of the leakage inductances.

Keywords – Boost-Flyback, Coupled Inductor, Quadratic Boost, Step-Up DC-DC Converter.

Artigo submetido em 26/02/2019. Primeira revisão em 30/04/2019. Aceito para publicação em 22/07/2019 por recomendação do Editor Marcelo Mezaroba. <http://dx.doi.org/10.18618/REP.2019.3.0014>

I. INTRODUÇÃO

Conversores com elevado ganho de tensão tem grande aplicação, em especial, no aproveitamento da energia oriunda das fontes renováveis, tais como: dos arranjos fotovoltaicos, eólica, células combustíveis, maremotriz, ar comprimido, dentre outras [1], [2]. Conversores elevadores também possuem grande inserção em veículos elétricos fazendo parte do interfaceamento entre as fontes armazenadoras de energia (isto é, baterias, ultracapacitores e células combustível) e os motores elétricos [3], [4]. Também fazem parte dos sistemas das nanoredes e das microrredes em corrente contínua (CC) [5], [6]. Em sistemas de correção do fator de potência (PFC) também existe a necessidade de elevação da tensão na maioria das aplicações, como pode ser visto em [7]–[9].

Para o uso da energia provida das fontes renováveis em cargas de corrente alternada (CA) faz-se necessário à elevação da tensão contínua até o valor adequado para a conversão CC-CA. O mesmo procedimento é válido para a conexão com a rede elétrica. Em sistemas fotovoltaicos uma alternativa para o aumento da tensão seria a combinação série-paralela de um maior número de painéis, contudo os efeitos de sombreamento tendem a prejudicar esse tipo de solução [10], [11]. Para o aproveitamento da energia, por exemplo, de um banco de baterias, uma opção seria ampliar a capacidade desse banco para se obter um aumento real da tensão, ao preço de uma elevação dos custos [12], [13]. Diante desse contexto o uso de conversores elevadores de tensão é expressiva em uma elevada gama de aplicações [14].

O conversor *boost* mostra-se como uma possível solução para a elevação de tensão. Contudo, apresenta restrição do ganho de tensão devido às perdas internas. Além disso, a topologia submete os semicondutores à tensão total de saída [15].

Outra possibilidade de elevação de tensão é através do conversor *flyback*. Esse conversor permite, teoricamente, a partir da relação de transformação um ganho de tensão extremamente elevado. Contudo, isso não é possível devido à indutância de dispersão que aumenta com o aumento do ganho do transformador. A energia da indutância de dispersão que por não ter um caminho alternativo, durante o bloqueio, submete o interruptor a uma elevada tensão reversa. Essa situação impõe a utilização de circuitos de amortecimento (grampeadores e/ou *snubbers*) elevando os custos e, sobretudo, diminuindo o rendimento. Além disso, uma elevada relação de transformação tende também a submeter o diodo de saída a elevados picos de tensão durante as comutações [16].

Ao aliar as características do conversor *boost* e do conversor

flyback surge o conversor *boost-flyback* [17]. Esse conversor agrega a vantagem de elevado ganho de tensão por apresentar duas saídas em série: uma saída do tipo *boost* e uma saída do tipo *flyback* [18]. Nesse conversor, a corrente de entrada é a soma das correntes nos dois estágios (*boost* e *flyback*), possuindo uma componente pulsada (*flyback*) somada a uma componente contínua (*boost*). Esta característica conduz a uma corrente descontínua na entrada, o que se apresenta como uma desvantagem para algumas aplicações.

Com base nos conceitos dos conversores *boost-flyback* e *boost-quadrático* [19], este trabalho propõe um novo conversor que utiliza apenas um (1) interruptor controlado. O conversor proposto é denominado *boost-quadrático-duplo-flyback* (BQDF). Estudos iniciais do conversor proposto foram apresentados na 13th IEEE/IAS *International Conference on Industry Applications*, INDUSCON 2018, no qual o conversor foi abordado brevemente com alguma análise matemática e simulações [20]. Nesta versão, etapas de operação detalhadas, análise estática completa, análise dinâmica, equações de projeto e validação experimental são trazidas como novidades.

II. PRINCÍPIO DE OPERAÇÃO E ANÁLISE ESTÁTICA

A Figura 1 mostra quatro conversores: dois *boost* (figuras 1.a e 1.c) e dois *flyback* (figuras 1.b e 1.d). É possível acoplar os indutores dos conversores *boost-1* (figura 1.a) com *flyback-1* (figura 1.b) e *boost-2* (figura 1.c) com *flyback-2* (figura 1.d), o que gera dois conversores *boost-flyback*. Em outro caminho, é possível fazer a associação série dos dois conversores *boost* (figuras 1.a e 1.c), o que permite obter o conversor *boost* quadrático.

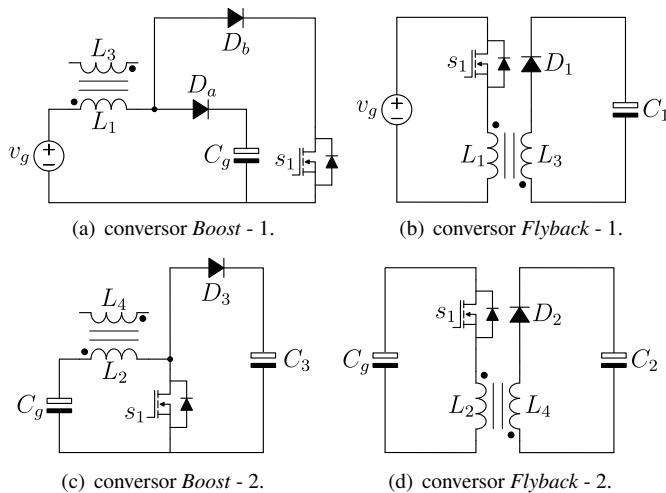


Fig. 1. Estágios do conversor proposto.

A proposta deste trabalho é integrar essas possibilidades, ou seja, associar os dois estágios *boost* (gerando o *boost* quadrático) e acoplar cada um dos indutores *boost* (L_1 e L_2) com um estágio *flyback*. Ao aplicar essa metodologia, o circuito do conversor proposto é apresentado na Figura 2. Onde, v_g é a tensão de entrada e Z_o caracteriza a carga de saída (neste trabalho será considerada uma carga do tipo resistiva). Os indutores designados por L_1 e L_3 representam o primeiro indutor acoplado, já os indutores designados por L_2 e L_4 representam o segundo indutor acoplado. Os

demais elementos armazenadores de energia são designados por C_g, C_1, C_2 e C_3 . O interruptor controlado é representado por s_1 . Os diodos D_a, D_b, D_1, D_2 e D_3 denotam os interruptores passivos.

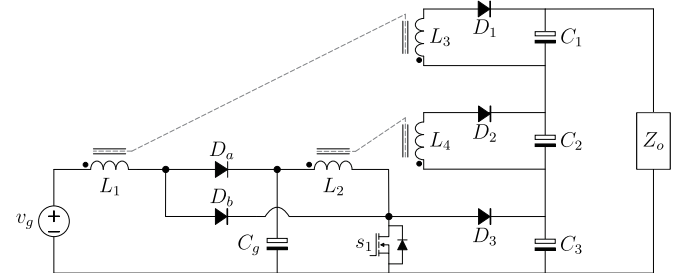


Fig. 2. Conversor Boost-Quadrático-Duplo-Flyback.

A tensão em C_g é a tensão de saída do primeiro *boost*, a tensão em C_3 denota a tensão do *boost-quadrático*, já a tensão em C_1 e C_2 são as tensões de saída dos dois estágios *flyback*. Assim, o conversor apresenta na saída: uma tensão *boost* quadrática em série com duas tensões do tipo *flyback*.

A. Etapas de Operação

A análise das etapas de operação utiliza o circuito da Figura 3 do BQDF, que considera:

- os indutores acoplados são representados por um transformador (que possibilita obter a relação de ganho) com $n = N_2/N_1$, uma indutância magnetizante L_m (responsável pelo armazenamento de energia) e por indutâncias de dispersão (primário e secundário) (L_{kx}) que representam as indutâncias não acopladas.
- o coeficiente de acoplamento k é igual a $L_m/(L_m + L_k)$;
- todos os semicondutores são considerados ideais, ou seja, sem resistências ou capacitâncias intrínsecas;

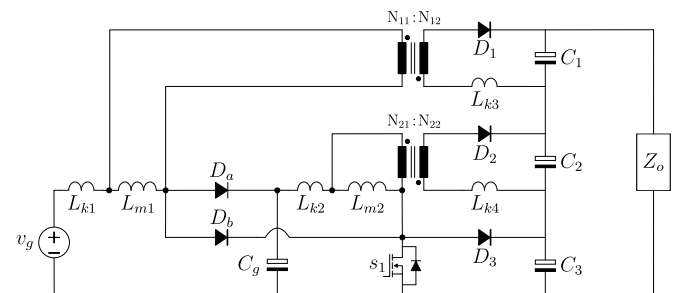


Fig. 3. Conversor CC-CC BQDF proposto.

Primeira Etapa [$t_0 \sim t_1$]: Na primeira etapa, o interruptor s_1 está em condução. Assim, as indutâncias L_{m1} e L_{m2} são energizadas e armazenam energia. Nesta etapa, o diodo D_a está bloqueado, o diodo D_b está em condução e os diodos de saída D_1, D_2 e D_3 estão bloqueados. A energia da carga é fornecida pelos capacitores C_1, C_2 e C_3 (esta etapa é similar a etapa de armazenamento do *boost* e do *flyback*). Essa etapa finaliza quando s_1 é bloqueado.

Segunda Etapa [$t_1 \sim t_2$]: Nessa etapa, a corrente na indutância de dispersão L_{k1} carrega o capacitor C_g , assim tem-se o aproveitamento dessa energia. O mesmo acontece com a energia provinda da indutância de dispersão L_{k2} que passa a ser entregue ao capacitor C_3 . Desta maneira, D_a, D_2 e D_3 entram em condução, com D_b e D_1 em bloqueio. Essa etapa finaliza

quando $i_{Lk1} < i_{Lm1}$.

Terceira Etapa [$t_2 \sim t_3$]: Durante essa etapa, todos os diodos de saída estão em condução, inclusive D_1 que começa a conduzir. Assim, a energia armazenada em L_{m1} e L_{m2} é transferida para os capacitores de saída e para a carga. Essa etapa finaliza quando a energia oriunda de L_{k2} torna-se nula, ou seja, quando $i_{Lk2} = 0$.

Quarta Etapa [$t_3 \sim t_4$]: Nessa etapa, a corrente i_{D_1} continua a crescer linearmente, enquanto a corrente i_{D_2} decresce de forma linear. Essa etapa finaliza quando s_1 é comandado a conduzir.

Quinta Etapa [$t_4 \sim t_5$]: Quando s_1 entra em condução, ainda existe energia na indutância de dispersão L_{k3} , assim o diodo D_1 permanece conduzindo por alguns instantes até a corrente i_{Lk3} tornar-se zero, quando finaliza esta etapa.

As principais forma de onda são mostradas em Figura 4.

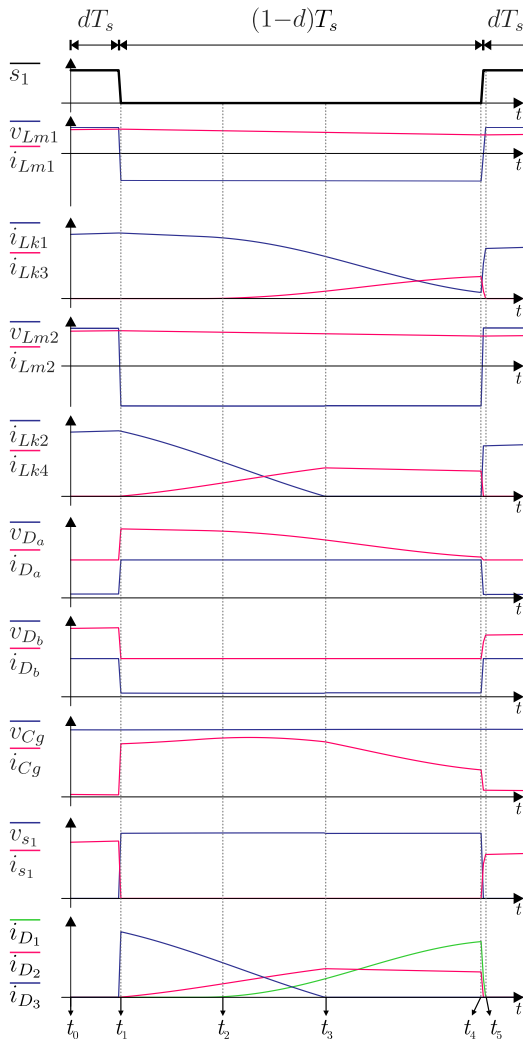


Fig. 4. Principais formas de onda teóricas do conversor proposto.

B. Análise Estática

Durante o período em que o interruptor s_1 está conduzindo, as seguintes expressões são dadas:

$$v_{Lm1} = k_1 v_g, \quad v_{Lk1} = (1 - k_1) v_g, \quad v_{Lk3} = n_1 k_1 v_g, \quad (1)$$

$$v_{Lm2} = k_2 v_{cg}, \quad v_{Lk2} = (1 - k_2) v_{cg}, \quad v_{Lk4} = n_2 k_2 v_{cg}. \quad (2)$$

Aplicando a teoria do balanço de fluxo concatenado no indutor, do inglês (*volt-second balance*), em L_{m1} e L_{k1} , que

representam a indutância magnetizante e de dispersão do primeiro indutor acoplado, obtêm-se a tensão de saída no primeiro *boost*, dada por:

$$v_{cg} = v_g \frac{1}{(1-d)}, \quad (3)$$

onde, d é a representação da razão cíclica.

A obtenção da tensão de saída do primeiro *flyback* (v_{c1}) se utiliza da teoria do balanço de fluxo concatenado no indutor L_{k3} . Seguindo a teoria, tem-se,

$$v_{c1} = v_g \frac{n_1 d k_1}{1-d}, \quad (4)$$

onde, $n_1 = N_{12}/N_{11}$ representa a relação de transformação do primeiro indutor acoplado e k_1 é o coeficiente de acoplamento entre L_{m1} e L_{k1} .

O mesmo procedimento é aplicado em L_{k4} (indutância de dispersão do segundo indutor acoplado, referenciada ao secundário). Assim, a tensão de saída do segundo *flyback* é dada por,

$$v_{c2} = v_g \frac{n_2 d k_2}{(1-d)^2}, \quad (5)$$

onde, k_2 é o coeficiente dado pela relação entre a indutância magnetizante L_{m2} e a indutância de dispersão L_{k2} e $n_2 = N_{22}/N_{21}$ (representa a relação de transformação), respectivamente do segundo indutor acoplado.

Por fim, a teoria do balanço de fluxo concatenado no indutor aplicada em L_{m2} e L_{k2} permite a obtenção da tensão de saída do *boost* quadrático, dada por,

$$v_{c3} = v_g \frac{d(1-k)(n-1)+2}{2(1-d)^2}. \quad (6)$$

Sabendo que $v_o = v_{c1} + v_{c2} + v_{c3}$, então, o ganho estático ($G = v_o/v_g$) do conversor, operando em MCC, considerando $k_1 = k_2 = 1$, é expresso por,

$$G \stackrel{\text{def}}{=} \frac{v_o}{v_g} \quad \therefore \quad G(n_1, n_2, d) \triangleq \frac{n_1(d-d^2) + n_2 d + 1}{(1-d)^2}. \quad (7)$$

Um estudo de sensibilidade do ganho estático em relação ao fator de acoplamento (k_1 e k_2) dos indutores é apresentado na Figura 5 e na Figura 6. A primeira aborda o ganho de cada estágio e a segunda o ganho total. Já na Figura 7 é considerada uma variação na relação de ganho dos indutores acoplados.

Observa-se, vide Figura 5, que no primeiro estágio (*boost-1*) o efeito da indutância de dispersão é praticamente nulo, especialmente para $d < 0,5$ (curvas da Figura 5.a). O mesmo acontece para a saída (*boost-quadrática*), o que permite desprezar a influência da indutância de dispersão nessa saída (curvas da Figura 5.d). Porém, para a saída (*flyback-1*) e a saída (*flyback-2*) o efeito da dispersão não deve ser desconsiderado, conforme visto nas curvas da Figura 5.b e 5.c, de forma que este parâmetro influencia na relação do ganho de tensão.

A Figura 6 apresenta o ganho do BQDF considerando uma variação no fator de acoplamento, observa-se que o ganho total altera de acordo com o fator de acoplamento. Contudo, cabe

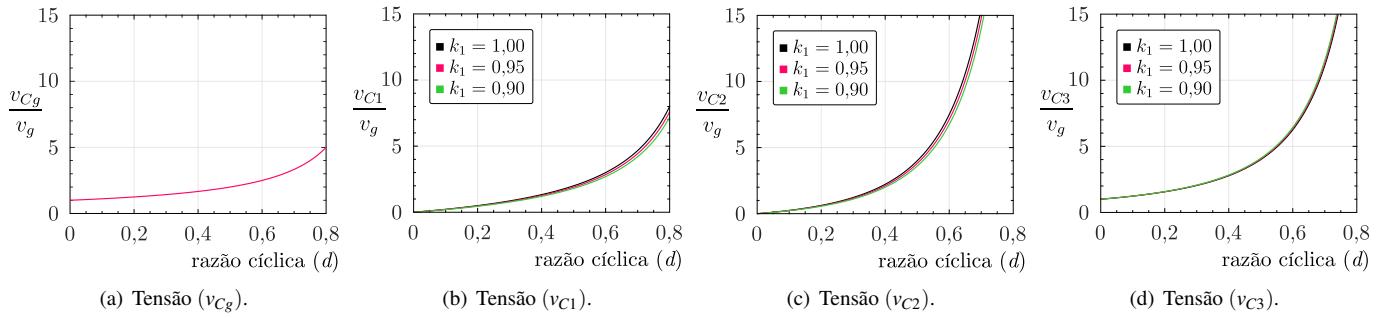


Fig. 5. Ganho de tensão em cada estágio, com $0,90 \leq (k_1 = k_2) \leq 1,00$. Foi considerado a relação de transformação igual, isto é, $n_1 = n_2 = 2$.

ressaltar que um bom projeto dos elementos magnéticos tende a mitigar esse efeito, considera-se um bom projeto quando o valor de k está próximo de 1 (um). Valores apropriados devem estar compreendidos entre $0,90 \leq k \leq 1,00$.

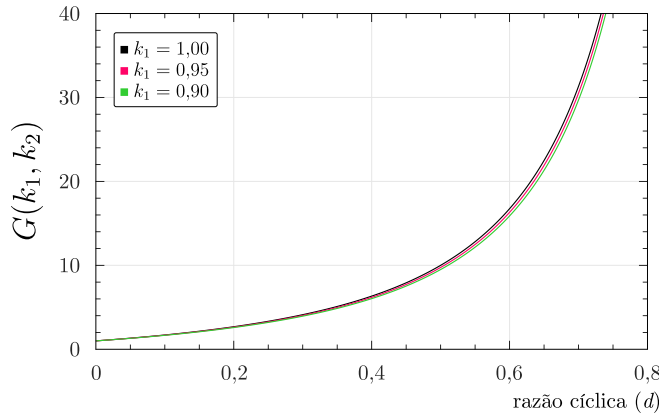


Fig. 6. Ganho estático do conversor proposto considerando $[0,90 \leq (k_1 = k_2) \leq 1,00]$ e $(n_1 = n_2 = 2)$.

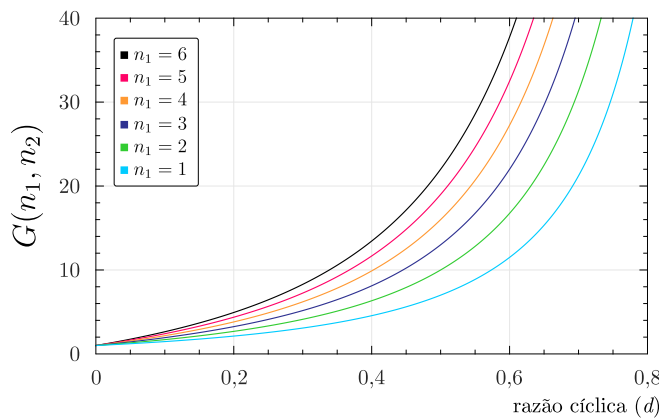


Fig. 7. Ganho estático do conversor proposto considerando $[1,00 \leq (n_1 = n_2) \leq 6,00]$ e $(k_1 = k_2 = 1)$.

Em outra análise, a Figura 7 mostra o ganho estático considerando $k_1 = k_2 = 1$ e uma variação na relação de transformação, com valores de n_1 e n_2 entre 1 e 6 (com $n_1 = n_2$). Nessa figura, observa-se que, para um mesmo valor de razão cíclica, apenas com a mudança na relação de transformação, têm-se diferentes valores de ganho de tensão. Vale ressaltar que, o aumento da relação de transformação (n_1 e n_2) tende a diminuir o fator de acoplamento (k_1 e k_2). Então, há uma relação e um compromisso de projeto entre esses dois

fatores.

C. Tensão Reversa nos Semicondutores

As tensões nos semicondutores são apresentadas na forma normalizada, dada no padrão $(v_{\text{semicondutor}}/v_g)$. A tensão reversa no interruptor s_1 está associada a saída do *boost* quadrático. Assim, tem-se,

$$\frac{v_{s1}}{v_g} = \frac{1}{(1-d)^2}. \quad (8)$$

A tensão de bloqueio no diodo D_a ocorre quando o s_1 está em condução (durante o período (dT_s)). Assim está associada a saída do primeiro *boost*, sendo definida por:

$$\frac{v_{D_a}}{v_g} = \frac{1}{(1-d)}. \quad (9)$$

A tensão no diodo D_b é a dada por,

$$v_{D_b} = -(v_{C_g} - v_{C_3}), \quad (10)$$

substituindo as expressões (3) e (6) em (10), obtêm-se,

$$\frac{v_{D_b}}{v_g} = \frac{d}{(1-d)^2}. \quad (11)$$

A tensão reversa nos diodos de saída é obtida através de,

$$\frac{v_{D_1}}{v_g} = \frac{n_1}{1-d}, \quad (12)$$

$$\frac{v_{D_2}}{v_g} = \frac{n_2}{(1-d)^2}, \quad (13)$$

$$\frac{v_{D_3}}{v_g} = \frac{1}{(1-d)^2}. \quad (14)$$

As Figuras 8.a, 8.b e 8.c demonstram o comportamento da tensão normalizada nos semicondutores ao considerar variações na razão cíclica e na relação de transformação.

D. Correntes nos Semicondutores

Considerando que o conversor é ideal, ou seja, onde a potência de entrada é igual à potência de saída ($P_{in} = P_{out}$), a corrente no primeiro indutor acoplado é a própria corrente de entrada. Assim, a corrente média no primeiro indutor acoplado ($\langle i_{g1} \rangle$) é dada por,

$$v_g \langle i_{g1} \rangle \stackrel{\text{def}}{=} v_o i_o \quad \therefore \quad \langle i_{g1} \rangle \triangleq \frac{P_o}{v_g}. \quad (15)$$

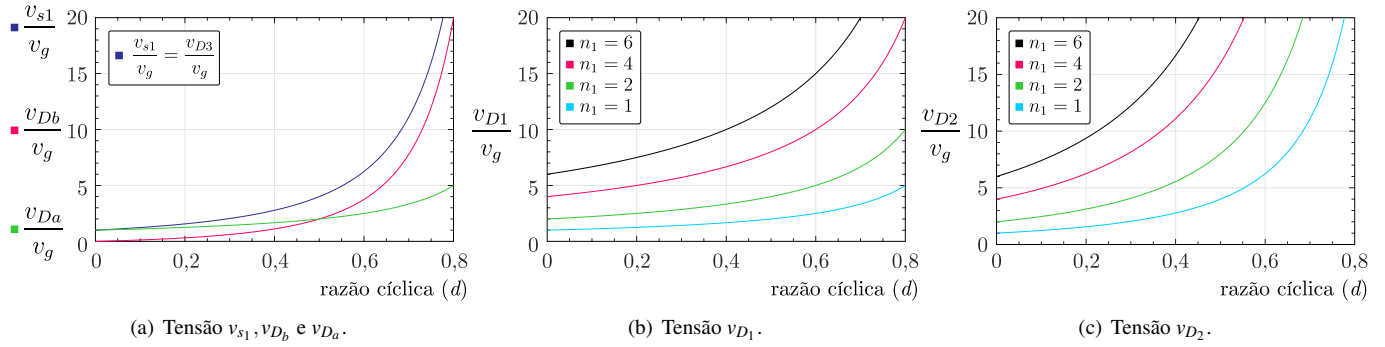


Fig. 8. Tensão reversa normalizada nos semicondutores.

A corrente média no segundo indutor acoplado ($\langle i_{g2} \rangle$) é dada por,

$$\begin{aligned} \langle i_{g2} \rangle &\stackrel{\text{def}}{=} (v_{c2} + v_{c3}) \frac{i_o}{v_{cg}}, \\ &= \frac{P_o}{v_g} \frac{(n_2 d + 1)(1 - d)}{n_1(d - d^2) + n_2 d + 1}. \end{aligned} \quad (16)$$

As demais correntes, tais como: dos semicondutores, das indutâncias e dos capacitores estão na Tabela I.

E. Análise das Perdas e do Rendimento Teórico

As perdas internas do conversor estão relacionadas com: as perdas nos diodos (perdas por condução), as perdas no interruptor (por condução e comutação) e as perdas relacionadas aos elementos magnéticos (perdas de condução e magnéticas). Essas perdas tendem a degradar o ganho estático e a reduzir o rendimento (η).

Nesse trabalho as perdas totais foram concentradas nas resistências dos indutores acoplados. Assim, ao considerar a resistência do primeiro indutor acoplado (r_{L1}) e do segundo

TABELA I
Principais Correntes do Conversor BQDF

Componente	Correntes			
	$\langle \text{média} \rangle$	$\ \text{eficaz} \ $	Máxima	Mínima
Magnetizante L_{m1}	$\frac{P_o}{v_o} \frac{n_1(1-d) + n_2 d + 1}{(1-d)^2}$	$\approx \langle i_{Lm1} \rangle$	$\langle i_{Lm1} \rangle + \frac{\Delta i_{Lm1}}{2}$	$\langle i_{Lm1} \rangle - \frac{\Delta i_{Lm1}}{2}$
Magnetizante L_{m2}	$\frac{P_o}{v_o} \frac{n_2 + 1}{(1-d)}$	$\approx \langle i_{Lm2} \rangle$	$\langle i_{Lm2} \rangle + \frac{\Delta i_{Lm2}}{2}$	$\langle i_{Lm2} \rangle - \frac{\Delta i_{Lm2}}{2}$
Dispersão L_{k1}	$\frac{P_o}{v_g} \triangleq \frac{v_o^2}{v_g R_o}$	$\approx \langle i_{Lk1} \rangle$	$\frac{(1-k_1)v_g d}{L_{k1}}$	$\frac{(1-k_1)v_g d T_s}{L_{k1}}$
Dispersão L_{k2}	$\frac{P_o}{v_o} \frac{n_2 d + 1}{(1-d)}$	$\approx \langle i_{Lk2} \rangle$	$\frac{(1-k_2)v_{cg} d}{L_{k2}}$	0
Diodo D_a	$\frac{(i_{Lk1[\max]} + i_{Lk1[\min]})(1-d)}{2}$	$i_{Lk1[\max]} \sqrt{\frac{(1-d)}{3}} - i_{Lk1[\min]} \left[\frac{\sqrt{(1-d)(\sqrt{3}-3)}}{3} \right]$	$i_{Lm1[\max]}$	$[(1-k_1)v_g d] \left(\frac{T_s}{L_{k1}} \right)$
Diodo D_b	$\frac{(i_{Lm1[\max]} + i_{Lm1[\min]})(d)}{2}$	$i_{Lm1[\max]} \sqrt{\frac{d}{3}} + i_{Lm1[\min]} \left[\sqrt{d} - \sqrt{\frac{d}{3}} \right]$	$i_{Lm1[\max]}$	0
Interruptor s_1	$(i_{Lm1[\text{med}]} + i_{Lm2[\text{med}]}) (d)$	$\sqrt{i_{Lm1[\text{rms}]}^2 + i_{Lm2[\text{rms}]}^2}$	$i_{Lm1[\max]} + i_{Lm2[\max]}$	0
Diodo D_1	$\frac{(i_{Lm1[\min]} - i_{Lk1[\min]})(1-d)}{2n_1}$	$\frac{(i_{Lm1[\min]} - i_{Lk1[\min]})}{n_1} \sqrt{\frac{(1-d)}{3}}$	$\frac{i_{Lm1[\min]} - i_{Lk1[\min]}}{n_1}$	0
Diodo D_2	$\frac{i_{Lk2[\max]}(1-d)}{2n_2}$	$\frac{i_{Lk2[\max]}(1-d)}{n_2} \sqrt{\frac{(1-d)}{3}}$	$\approx \frac{i_{Lm2[\min]}}{n_2}$	0
Diodo D_3	$\frac{i_{Lk2[\max]}(1-d - \Delta t_5)}{2}$	$i_{Lk2[\max]} \sqrt{\frac{(1-d - \Delta t_5)}{3}}$	$i_{Lk2[\max]}$	0
Capacitor C_g	-	$i_{Lm2[\text{rms}]}(d) + (i_{Lk1[\text{rms}]} - i_{Lk2[\text{rms}]}) (1-d)$	$\approx i_{Lk1[\max]} - i_{Lk2[\max]}$	$-i_{Lm2[\max]}$
Capacitor C_1	-	$\sqrt{i_{D1[\text{rms}]}^2 - i_{D1[\text{avg}]}^2}$	$\frac{i_{Lm1[\min]} - i_{Lk1[\min]} - i_o}{n_1}$	$-i_o$
Capacitor C_2	-	$\sqrt{i_{D2[\text{rms}]}^2 - i_{D2[\text{avg}]}^2}$	$\approx \frac{i_{Lm2[\min]} - i_o}{n_2}$	$-i_o$
Capacitor C_3	-	$\sqrt{i_{D3[\text{rms}]}^2 - i_{D3[\text{avg}]}^2}$	$i_{Lk2[\max]} - i_o$	$-i_o$

indutor acoplado (r_{L2}), considerando que a corrente eficaz na entrada pode ser denotada pela corrente média, ou seja, ($i_{g[\text{rms}]} \approx i_{g[\text{med}]}$), o rendimento teórico pode ser expresso por,

$$\eta = \frac{P_{out}}{P_{out} + P_{perdas}} = \frac{\frac{(v_o)^2}{R_o}}{\frac{(v_o)^2}{R_o} + (i_{g1})^2 r_{L1} + (i_{g2})^2 r_{L2}}. \quad (17)$$

Ao substituir as expressões (15) e (16) na expressão (17), o rendimento do conversor proposto pode ser obtido através da expressão (18). O ganho estático considerando as perdas é definido pela expressão (19).

A fim de avaliar o desempenho do ganho estático e do rendimento foram traçadas as curvas das Figuras 9 e 10, respectivamente. Essas curvas consideram valores de potência de saída entre 250 W e 1000 W. Para a obtenção dessas curvas foi considerado $k_1 = k_2 = 1$, $n_1 = n_2 = 2$ e $r_{L1} = r_{L2} = 0,3 \Omega$.

A Figura 9 quantifica o ganho estático em função da razão cíclica considerando as perdas de condução. Ao comparar essas curvas com as formas de onda teóricas da Figura 6, percebe-se que as perdas limitam o ganho e a máxima razão cíclica de operação (pois as perdas aumentam consideravelmente após o ponto de ganho máximo). As curvas também demonstram que o aumento da potência processada provoca um aumento das perdas e, conseqüentemente, uma diminuição acentuada do ganho. A degradação do rendimento causada pelo aumento das perdas pode ser observada na Figura 10.

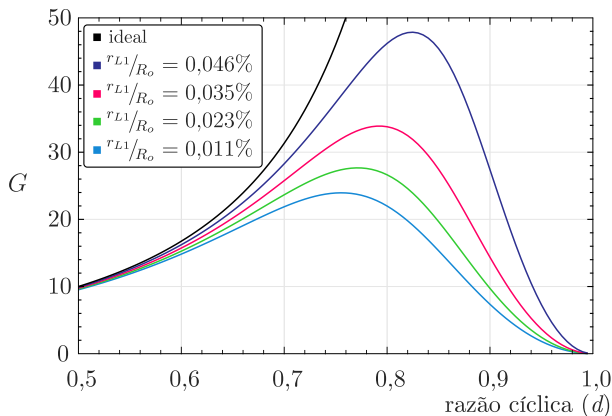


Fig. 9. Ganho estático do conversor proposto considerando as perdas internas, representadas por r_{L1} e r_{L2} .

As curvas da Figura 9 mostram que o conversor apresenta um ganho estático com característica linear até aproximadamente ($d \leq 0,6$). A partir desse limiar o ganho estático tende (de forma não linear) a aumentar até um valor máximo. Na seqüência, as perdas internas degradam de forma significativa o ganho de tensão e comprometem o rendimento (conforme as curvas da Figura 10).

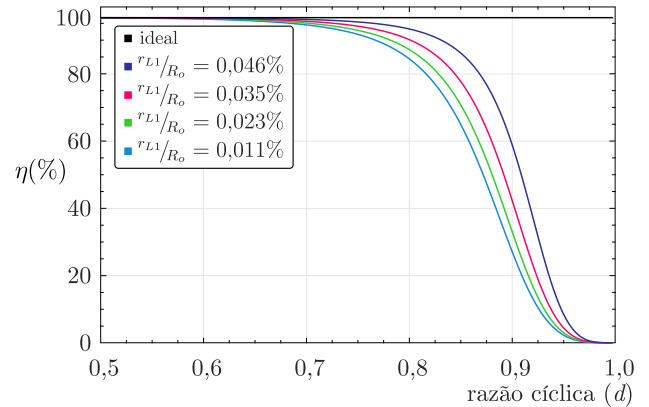


Fig. 10. Rendimento do conversor proposto considerando as perdas internas, relacionadas por r_{L1} e r_{L2} .

III. ANÁLISE DINÂMICA E ESTRATÉGIA DE CONTROLE DO CONVERSOR

A regulação da tensão na saída exige a implementação de malhas de controle. Nesse trabalho são implementadas duas malhas de controle, sendo uma malha responsável pelo controle da corrente de entrada, enquanto a outra malha faz o controle da tensão de saída.

O conversor é representado por um circuito equivalente, conforme proposto e descrito por [21] e [19]. A análise utiliza o circuito da Figura 11, na qual os valores médios em um período de comutação ($\langle x(t) \rangle_{T_s}$) são dados a partir das seguintes expressões,

$$\langle i_{D_b}(t) \rangle_{T_s} = d(t) [i_{L_{m1}}(t)], \quad (20)$$

$$\langle i_{s1}(t) \rangle_{T_s} = d(t) [i_{L_{m1}}(t) + i_{L_{m2}}(t)], \quad (21)$$

$$\langle v_{D_a}(t) \rangle_{T_s} = -d(t) [v_{C_g}(t)], \quad (22)$$

$$\langle v_{D_3}(t) \rangle_{T_s} = -d(t) [v_{C_3}(t)], \quad (23)$$

$$\langle v_{D_1}(t) \rangle_{T_s} = -d(t) [n_1 v_g(t) + v_{C_1}(t)], \quad (24)$$

$$\langle v_{D_2}(t) \rangle_{T_s} = -d(t) [n_2 v_g(t) + v_{C_2}(t)]. \quad (25)$$

$$\eta = \frac{1}{1 + \frac{r_{L1}}{R_o} \left[\frac{[n_1(d-d^2) + n_2d + 1]^2}{(1-d)^4} \right] + \frac{r_{L2}}{R_o} \left[\frac{(1-d)^2(n_2d + 1)}{(1-d)^4} \right]}. \quad (18)$$

$$G = \frac{n_1(d-d^2) + n_2d + 1}{(1-d)^2} \frac{1}{1 + \frac{r_{L1}}{R_o} \left[\frac{[n_1(d-d^2) + n_2d + 1]^2}{(1-d)^4} \right] + \frac{r_{L2}}{R_o} \left[\frac{(1-d)^2(n_2d + 1)}{(1-d)^4} \right]}, \quad (19)$$

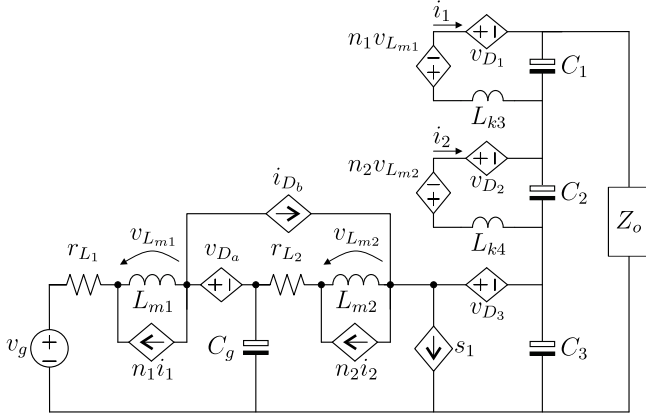


Fig. 11. Circuito equivalente do conversor proposto.

Com base nas expressões de (20) à (25) e aplicando o método de pequenos sinais, no qual as variáveis de interesse tem um valor médio dado por um valor constante (**CC**) somado a um pequeno valor alternado (**CA**), $[\langle x(t) \rangle_T] = \mathbf{X} + \tilde{x}(t)$, chega-se ao conjunto de equações descritas de (26) à (33). Essas expressões permitem descrever o comportamento dinâmico do conversor para pequenas perturbações em torno de um ponto de operação.

$$L_{m1} \frac{d\tilde{i}_{Lm1}}{dt} = \tilde{v}_g + (\mathbf{D} - \mathbf{1})\tilde{v}_{cg} + (\mathbf{V}_{CG})\tilde{d} - r_{L1}\tilde{i}_{Lm1}, \quad (26)$$

$$L_{m2} \frac{d\tilde{i}_{Lm2}}{dt} = \tilde{v}_{cg} + (\mathbf{D} - \mathbf{1})\tilde{v}_{c3} + (\mathbf{V}_{C3})\tilde{d} - r_{L2}\tilde{i}_{Lm2}, \quad (27)$$

$$C_1 \frac{d\tilde{v}_{C1}}{dt} = \tilde{i}_{Lk3} - \left(\frac{1}{R_o}\right) [\tilde{v}_{c1} + \tilde{v}_{c2} + \tilde{v}_{c3}], \quad (28)$$

$$C_2 \frac{d\tilde{v}_{C2}}{dt} = \tilde{i}_{Lk4} - \left(\frac{1}{R_o}\right) [\tilde{v}_{c1} + \tilde{v}_{c2} + \tilde{v}_{c3}], \quad (29)$$

$$C_g \frac{d\tilde{v}_{Cg}}{dt} = (\mathbf{1} - \mathbf{D})\tilde{i}_{Lm1} + n_2\tilde{i}_{Lk4} - n_1\tilde{i}_{Lk3} + \dots - (\mathbf{I}_{Lm1})\tilde{d} - \tilde{i}_{Lm2}, \quad (30)$$

$$C_3 \frac{d\tilde{v}_{C3}}{dt} = (\mathbf{1} - \mathbf{D})\tilde{i}_{Lm2} - n_2\tilde{i}_{Lk4} - (\mathbf{I}_{Lm2})\tilde{d} + \dots - \left(\frac{1}{R_o}\right) [\tilde{v}_{c1} + \tilde{v}_{c2} + \tilde{v}_{c3}], \quad (31)$$

$$n_1 L_{m1} \frac{d\tilde{i}_{Lm1}}{dt} + L_{s1} \frac{d\tilde{i}_{Lk3}}{dt} = (n_1 \mathbf{D})\tilde{v}_g + (\mathbf{D} - \mathbf{1})\tilde{v}_{c1} + \dots [(n_1 \mathbf{V}_G) + \mathbf{V}_{C1}] \tilde{d}, \quad (32)$$

$$n_2 L_{m2} \frac{d\tilde{i}_{Lm2}}{dt} + L_{s2} \frac{d\tilde{i}_{Lk4}}{dt} = (n_2 \mathbf{D})\tilde{v}_{cg} + (\mathbf{D} - \mathbf{1})\tilde{v}_{c2} + \dots [(n_2 \mathbf{V}_{CG}) + \mathbf{V}_{C2}] \tilde{d}. \quad (33)$$

A resolução do sistema de equações acima pode ser feito por espaços de estados, assim, as equações lineares são expressas por:

$$\dot{\tilde{\mathbf{x}}}(t) = \mathbf{A}\tilde{\mathbf{x}}(t) + \mathbf{B}\tilde{\mathbf{u}}(t), \quad (34)$$

$$\tilde{\mathbf{y}}(t) = \mathbf{C}\tilde{\mathbf{x}}(t) + \mathbf{F}\tilde{\mathbf{u}}(t), \quad (35)$$

onde $\tilde{\mathbf{x}}(t) = [i_{Lm1} \ i_{Lm2} \ i_{Lk3} \ i_{Lk4} \ v_{Cg} \ v_{C1} \ v_{C2} \ v_{C3}]^T \in \mathbb{R}^8$, $\tilde{\mathbf{u}}(t) = [\tilde{d} \ \tilde{v}_g]^T \in \mathbb{R}^2$, $\tilde{\mathbf{y}}(t) \in \mathbb{R}$, $\mathbf{A} \in \mathbb{R}^{8 \times 8}$, $\mathbf{B} \in \mathbb{R}^{8 \times 2}$, $\mathbf{C} \in \mathbb{R}^{2 \times 8}$ e $\mathbf{F} = \mathbf{0}$.

A partir das equações (34) e (35) e da transformada de Laplace ($\mathcal{L}f(t) = F(s)$), é possível obter as funções de transferência (FT) da tensão na saída e da corrente na entrada. Ambas são obtidas a partir da notação $FT_x(s) = \mathbf{C}(s\mathbf{I})^{-1}\mathbf{B} + \mathbf{F}$. Ao considerar duas variáveis de entrada, $\tilde{d}(s)$ e $\tilde{v}_g(s)$, a tensão de saída e a corrente de entrada podem ser definidas por,

$$\tilde{v}_o(s) = G_{v_o-d}(s)\tilde{d}(s) + G_{v_o-v_g}(s)\tilde{v}_g(s), \quad (36)$$

$$\tilde{i}_g(s) = G_{i_g-d}(s)\tilde{d}(s) + G_{i_g-v_g}(s)\tilde{v}_g(s). \quad (37)$$

As funções de transferência de interesse são expressas por (38) e (39). Os coeficientes dessas expressões, para as especificações de projeto apresentadas neste artigo, são listados na Tabela II.

TABELA II
Coeficientes da Equação (38) e da Equação (39)

Equação (38)		Equação (39)	
$a_7 = -1.17e06$	$b_7 = 776$	$f_7 = 1.48e6$	$g_7 = 776$
$a_6 = 2.84e10$	$b_6 = 3.04e11$	$f_6 = -3.50e8$	$g_6 = 3.04e11$
$a_5 = -2.57e17$	$b_5 = 2.14e14$	$f_5 = 4.51e17$	$g_5 = 2.14e14$
$a_4 = 8.76e21$	$b_4 = 2.26e22$	$f_4 = 7.81e18$	$g_4 = 2.26e22$
$a_3 = -1.40e28$	$b_3 = 1.43e25$	$f_3 = 3.36e28$	$g_3 = 1.43e25$
$a_2 = 7.13e32$	$b_2 = 7.69e29$	$f_2 = 5.82e30$	$g_2 = 7.69e29$
$a_1 = -2.40e35$	$b_1 = 3.75e32$	$f_1 = 9.58e35$	$g_1 = 3.75e32$
$a_0 = 1.85e40$	$b_0 = 4.24e36$	$f_0 = 5.16e38$	$g_0 = 4.24e36$

A fim de verificar a validade das funções de transferência foi realizada uma comparação entre o modelo médio (equações (38) e (39)) e o circuito elétrico simulado (comutado), através de uma representação gráfica no domínio da frequência (diagrama de bode) e um ensaio de resposta ao degrau de razão cíclica. As respostas podem ser vistas nas Figuras 13.a e 13.c para a expressão (38) e nas Figuras 13.b e 13.d para a expressão (39).

A Figura 12 mostra um diagrama do conversor proposto configurado em malha fechada. A malha mais interna é responsável pelo controle da corrente de entrada. Nessa malha, é gerado o sinal modulante utilizado para a obtenção do sinal do PWM (que irá acionar o interruptor s_1). A malha externa (de tensão) gera o sinal de referência necessário para a corrente de entrada manter a tensão de saída regulada. As duas malhas são dinamicamente desacopladas, assim, na etapa de projeto, a malha interna é ajustada para ser mais rápida que a malha externa. Isso é garantido especificando a frequência de corte da função de transferência de laço aberto compensada de corrente (FTLA-C) acima (no mínimo 1 década) da frequência de corte da função de transferência de laço aberto compensada de tensão (FTLA-T).

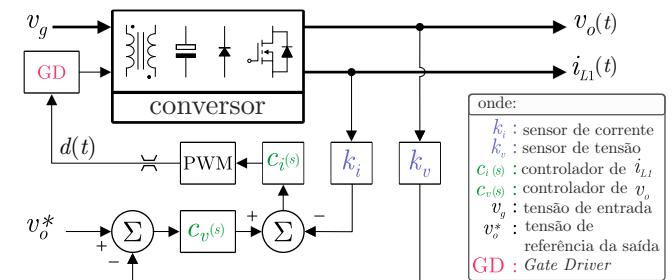


Fig. 12. Diagrama de blocos em malha fechada.

$$FT_{i_g}(s) \triangleq \left. \frac{\tilde{v}_o(s)}{\tilde{i}_g(s)} \right|_{\tilde{v}_g(s)=0} = \frac{a_7 s^7 + a_6 s^6 + a_5 s^5 + a_4 s^4 + a_3 s^3 + a_2 s^2 + a_1 s + a_0}{s^8 + b_7 s^7 + b_6 s^6 + b_5 s^5 + b_4 s^4 + b_3 s^3 + b_2 s^2 + b_1 s + b_0}, \quad (38)$$

$$FT_{v_o}(s) \triangleq \left. \frac{\tilde{i}_g(s)}{\tilde{d}(s)} \right|_{\tilde{v}_g(s)=0} = \frac{f_7 s^7 + f_6 s^6 + f_5 s^5 + f_4 s^4 + f_3 s^3 + f_2 s^2 + f_1 s + f_0}{s^8 + g_7 s^7 + g_6 s^6 + g_5 s^5 + g_4 s^4 + g_3 s^3 + g_2 s^2 + g_1 s + g_0}. \quad (39)$$

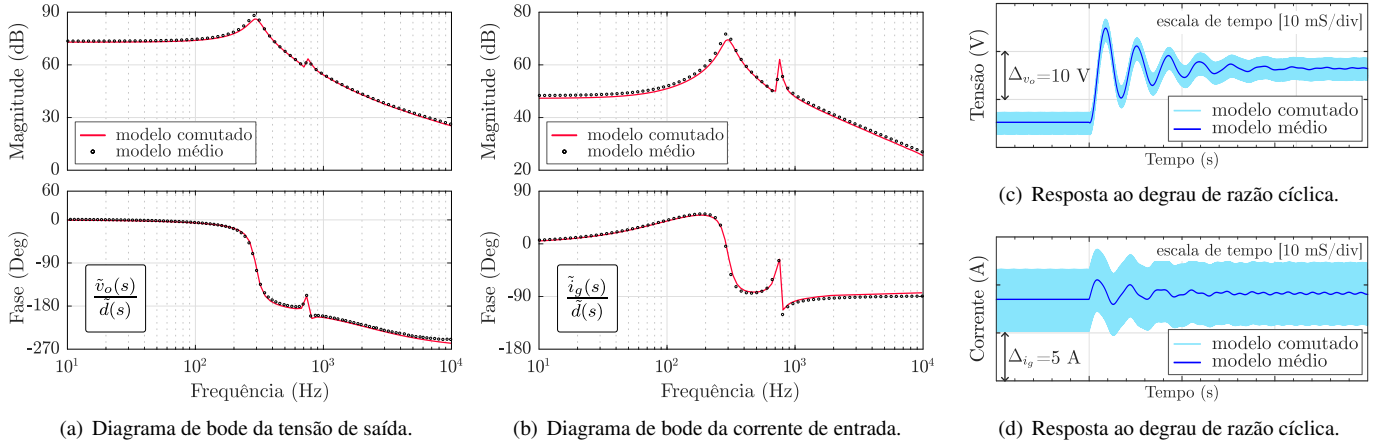


Fig. 13. Validação dos modelos via simulação: do modelo médio de pequenos sinais e do modelo comutado.

IV. CONSIDERAÇÕES DE PROJETO

Esta seção apresenta a especificação dos elementos armazenadores de energia. A análise parte das expressões (15) e (16).

A. Indutores Acoplados

A indutância magnetizante L_{m1} e a indutância magnetizante L_{m2} são obtidas a partir de,

$$L_{m1} = \frac{v_g d}{\langle i_{g1} \rangle f_s \Delta i_{Lm1}(\%)}, \quad (39)$$

$$L_{m2} = \frac{v_{cg} d}{\langle i_{g2} \rangle f_s \Delta i_{Lm2}(\%)}. \quad (40)$$

onde, f_s é a frequência de comutação e Δi_{Lm} denota a ondulação máxima de corrente.

B. Capacitores

Os capacitores são definidos pelo critério de ondulação de tensão. O capacitor C_g é definido a partir de:

$$c_g \geq \frac{P_o}{v_g^2 f_s \Delta v_o(\%)} \frac{d(n_2 d + 1)(1-d)^2}{n_1(d-d^2) + n_2 d + 1}. \quad (41)$$

Os capacitores de saída são definidos por,

$$c_1 \geq \frac{P_o}{v_g v_o} \frac{(1-d)}{f_s \Delta v_o(\%) n_1}, \quad (42)$$

$$c_2 \geq \frac{P_o}{v_g v_o} \frac{(1-d)^2}{f_s \Delta v_o(\%) n_2}, \quad (43)$$

$$c_3 \geq \frac{P_o}{v_g v_o} \frac{d(d-1)^2}{f_s \Delta v_o(\%)}. \quad (44)$$

V. RESULTADOS EXPERIMENTAIS

A validação experimental foi realizada num protótipo desenvolvido com as especificações da Tabela III. Um processador digital de sinais (DSP), modelo TMS320F28379D, foi utilizado para a implementação das malhas de controle e do modulador. Os dois indutores acoplados foram confeccionados e dispostos em dois núcleos tipo E70/33/32, material N87, da *Epcos*.

TABELA III
Parâmetros de Projeto

Parâmetro	Especificação
Tensão de entrada (v_g)	48~96 V
Tensão de saída (v_o)	800 V
Potência de saída (P_o)	1000 W
Frequência de comutação (f_s)	50 kHz
Relação de transformação (n_1)	15:30
Relação de transformação (n_2)	35:41

Os componentes utilizados no estágio de potência são apresentados na Tabela IV. Além dos dados constantes nas tabelas, também foi utilizado um sensor de corrente modelo LA 55-P e um sensor de tensão modelo LV 25-P, ambos da fabricante LEM. Ademais, uma placa de condicionamento de sinais foi projetada para adequar os níveis dos sinais dos sensores (tensão e corrente) ao nível exigido pelo processador. Assim, o circuito do conversor proposto é mostrado na fotografia da Figura 14.

A Figura 15 apresenta as formas de onda da tensão (v_g), da corrente de entrada (i_g), da tensão (v_o) e da corrente de saída (i_o). Nota-se que a condição MCC foi obtida para a corrente de entrada e foi alcançado o ganho de 48V para 800V. O resultado verifica que o conversor proposto atende

TABELA IV
Componentes do Estágio de Potência

Parâmetro	Especificação
Indutor (L_1)	85,15 μH @ 40m Ω @ 15 Esp. (900xAWG38)
Indutor (L_2)	762,80 μH @ 500m Ω @ 30 Esp. (150xAWG38)
Indutor (L_3)	741,92 μH @ 450m Ω @ 35 Esp. (300xAWG38)
Indutor (L_4)	931,00 μH @ 700m Ω @ 41 Esp. (150xAWG38)
Capacitor (C_g)	75,00 μF @ 575 V @ $ESR = 3.9\text{m}\Omega$
Capacitor (C_1, C_2, C_3)	10,00 μF @ 400 V @ $ESR = 1.8\text{m}\Omega$
Diodo (D_a)	RHRP860 @ 8 A @ 600 V
Diodo (D_b)	IDH16S60C @ 16 A @ 600 V
Diodo (D_1, D_3)	HFA15TB60 @ 15 A @ 600 V
Diodo (D_2)	C4D05120E @ 9.5 A @ 1200 V
Interruptor (s_1)	IXKH70N60C5 @ 70 A @ 600 V @ 45m Ω

onde, Esp. é a quantidade de espiras.

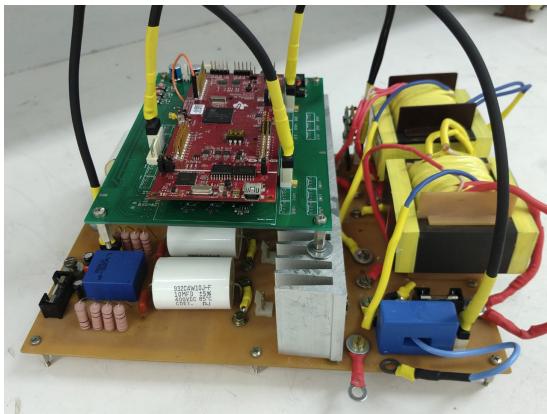


Fig. 14. Fotografia do conversor implementado.

ao propósito inicial estabelecido. Ao analisar as variáveis de saída (tensão e corrente), observa-se baixa ondulação (*ripple*), evidenciando que o BQDF, apesar de utilizar capacitores de saída com baixa capacitância, apresenta bons resultados.

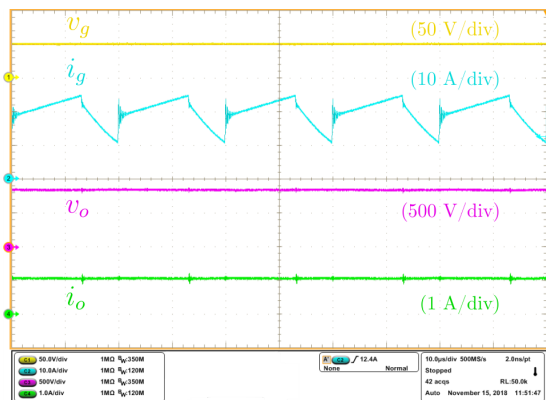


Fig. 15. Formas de onda da tensão e da corrente na entrada e na saída.

As formas de onda características dos dois indutores (L_1) e (L_2) são apresentadas na Figura 16. As correntes dos dois indutores apresentam características bem definidas, isto é, com rampa de subida e descida adequadas (sem comportamentos de saturação dos núcleos). As tensões também possuem um comportamento satisfatório, sem sobressinal expressivo.

As formas de onda de tensão e de corrente no diodo D_a , no diodo D_b , no interruptor s_1 , no diodo D_3 , no diodo D_1 e no diodo D_2 , são mostradas nas Figuras 17, 18 e 19. Nota-se que, durante as comutações, não ocorrem picos

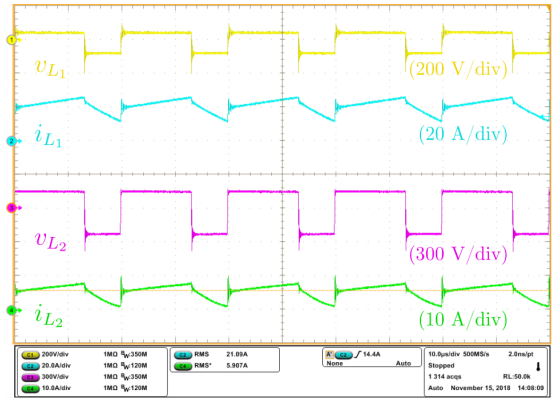


Fig. 16. Formas de onda: tensão e corrente nos indutores L_1 e L_2 .

de corrente e/ou sobretensões expressivas. Fato esse que possibilitou aos semicondutores uma operação segura dentro das suas especificações. A escolha adequada dos parâmetros de projeto permitiu aos semicondutores um funcionamento sem a utilização de circuito auxiliar (grampeador ou *snubber*).

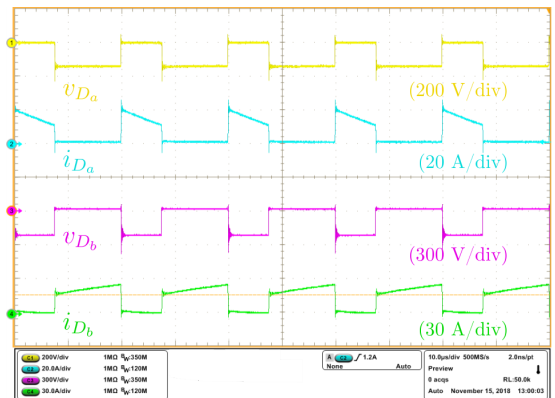


Fig. 17. Esforços de tensão e de corrente em D_a e D_b .

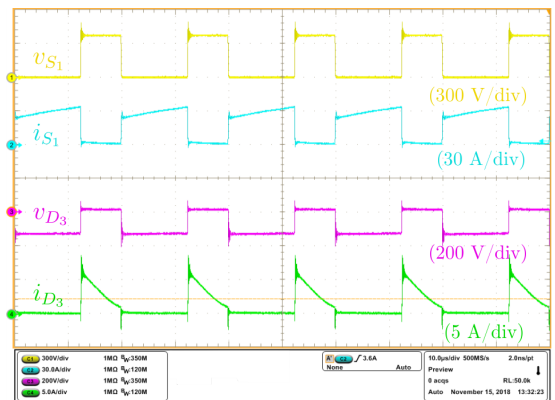


Fig. 18. Esforços de tensão e de corrente em s_1 e D_3 .

A Figura 20 apresenta as tensões de saída do: estágio *flyback-1* (v_{C1}), estágio *flyback-2* (v_{C2}) e do estágio *boost-quadrático* (v_{C3}). Todas estão com valores de acordo com a teoria.

A Figura 21 mostra um ensaio aplicando um degrau de carga ao conversor para validação do sistema de controle. No primeiro teste o conversor operava com 50% da potência nominal, quando foi aplicado um degrau de mais 50%. É possível observar que as malhas de controle possibilitaram um controle adequado da tensão de saída. A tensão de saída

apresentou um afundamento de 68 Volts (o que corresponde a 8,5%).

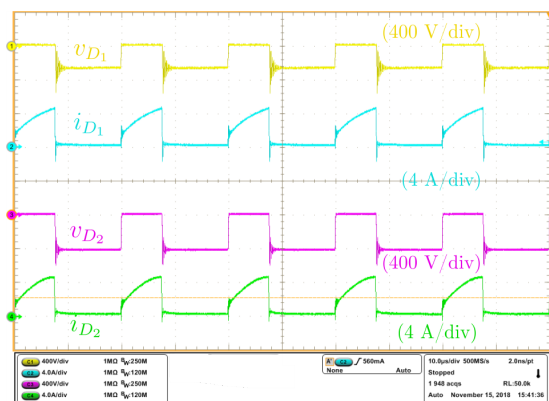


Fig. 19. Esforços de tensão e de corrente em D_1 e D_2 .

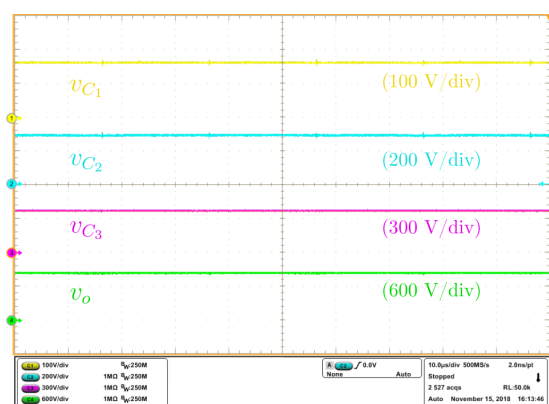


Fig. 20. Tensão de saída: v_{C1} , v_{C2} , v_{C3} e v_o .

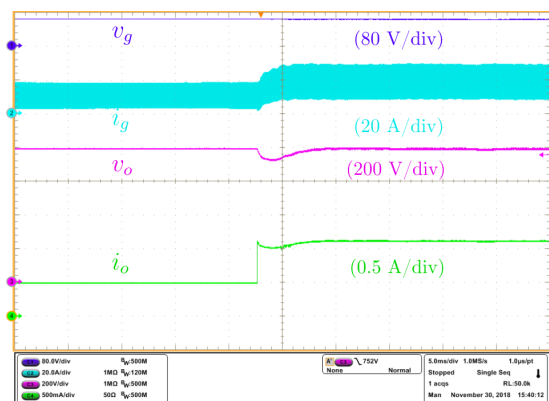


Fig. 21. Ensaio com degrau de carga positivo (+50%).

No segundo ensaio realizado foi retirado 50% de carga (degrau negativo), conforme mostrado na Figura 22. Novamente, as malhas de controle atuaram de forma rápida, restabelecendo a tensão de saída ao valor de referência (800 V). Nos dois ensaios a estabilização ocorreu em aproximadamente 5 milissegundos, condizente com o projeto.

A Figura 23 mostra as curvas de rendimento para uma variação da tensão de entrada ($48 \leq v_g \leq 96$) V. Para a menor tensão de entrada, $v_g = 48$ V, o conversor apresenta rendimento menor. Isso está associado ao aumento da corrente de entrada, o que provoca um aumento das perdas internas. Contudo, destaca-se que o ganho estático é elevado ($G > 16$).

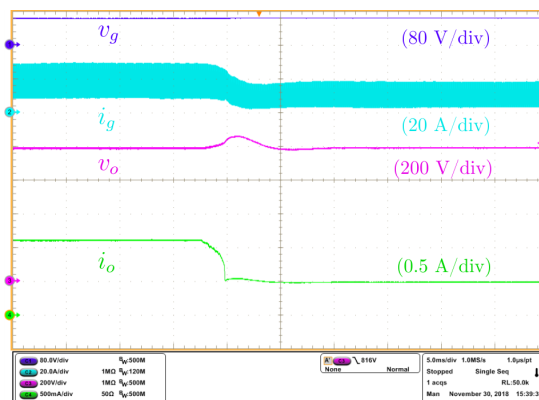


Fig. 22. Ensaio com degrau de carga negativo (-50%).

Nesse ponto de operação, para uma potência em torno de 500 W, o rendimento mostrou-se superior a 90%, o que pode ser considerado satisfatório, quando se considera que o conversor proposto é do tipo quadrático.

Já com o aumento da tensão de entrada, $60V \leq v_g \leq 84V$, o conversor apresentou um rendimento superior a 92% quando se processa 1 kW com ganho em torno de 10.

Para a maior tensão de entrada, $v_g = 96V$, o rendimento obtido foi superior a 94% em quase toda a faixa de operação. Este comportamento mostra que o BQDF é um conversor de alto ganho e elevado rendimento.

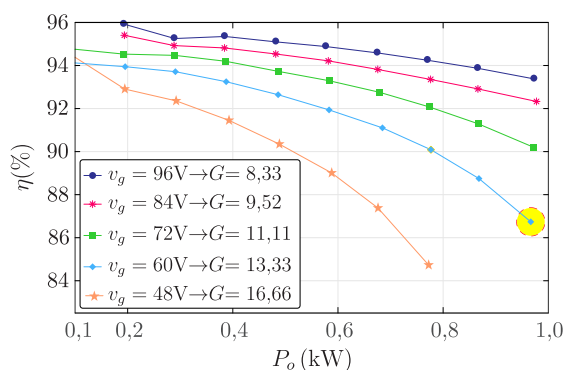


Fig. 23. Curvas de rendimento do conversor proposto.

As perdas internas do BQDF operando com carga nominal e com uma tensão de entrada de 60 V, conforme destacado na Figura 23, foram calculadas e são mostradas na Figura 24. A análise demonstra a distribuição das perdas nos semicondutores e nos indutores. Para esse ponto de operação as perdas totais são da ordem de 117,2 Watts, fornecendo um rendimento em torno de 87,00%.

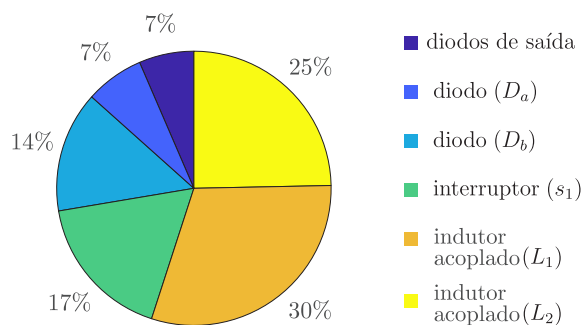


Fig. 24. Perdas estimadas do conversor proposto.

Observa-se que, as maiores perdas estão associadas aos indutores, correspondendo a 55% das perdas totais. O primeiro indutor, L_1 , apresenta a maior perda (30%) isso é em consequência de toda a potência do conversor ser processada por ele. As perdas no segundo indutor, L_2 , (25%), interruptor, s_1 , (17%) e diodo, D_b , (14%) também contribuem significativamente nas perdas. Os diodos de saída apresentam as menores perdas, também compreensível por circular uma menor corrente em relação a corrente de entrada.

A Tabela V apresenta uma comparação entre o conversor proposto e outras topologias do tipo-boost. Nessa tabela, é realizada uma comparação em termos de ganho de tensão, tensão reversa no interruptor, tensão reversa no diodo (de maior tensão) e do número de componentes. Observa-se que, o conversor proposto apresenta um maior ganho de tensão, conforme mostra a Figura 25 e uma tensão reversa semelhante aos demais conversores. Contudo, apresenta um maior número de componentes.

TABELA V
Comparação do Conversor Proposto com Outros Conversores

Conversor	Ganho de tensão	Tensão no interruptor	Tensão no diodo	Número de		
				L	C	S D
Boost	$\frac{1}{1-d}$	$\frac{v_g}{1-d}$	$\frac{v_g}{1-d}$	1	1	1 1
Em [22]	$\frac{nd+1}{(1-d)^2}$	$\frac{v_g}{(1-d)^2}$	$\frac{nv_g}{(1-d)^2}$	3	3	1 4
Em [23]	$\frac{nd+1}{1-d}$	$\frac{v_g}{1-d}$	$\frac{nv_g}{1-d}$	2	2	1 2
Em [24]	$\frac{2nd+1}{1-d}$	$\frac{v_g}{1-d}$	$\frac{2nv_g}{1-d}$	4	2	1 2
Em [25]	$\frac{nd+1}{(1-d)^2}$	$\frac{v_g}{(1-d)^2}$	$\frac{nv_g}{(1-d)^2}$	3	3	2 3
Proposto	$\frac{n_1(d-d^2)+n_2d+1}{(1-d)^2}$	$\frac{v_g}{(1-d)^2}$	$\frac{n_2v_g}{(1-d)^2}$	4	4	1 5

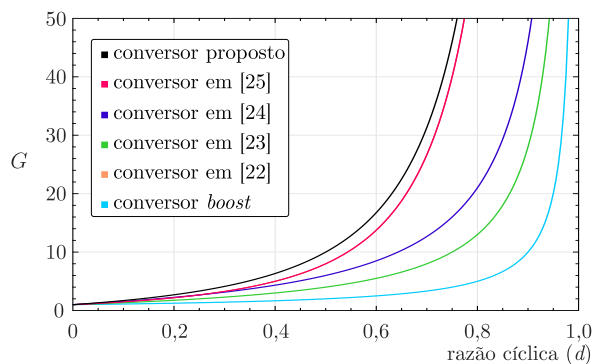


Fig. 25. Comparação do ganho de tensão entre o conversor proposto com outros conversores do tipo-boost.

VI. CONCLUSÕES

Este trabalho apresentou um novo conversor de alto ganho, que utiliza dois indutores acoplados, distribuídos de maneira a formar uma estrutura do tipo quadrática com a estrutura *boost-flyback*. O conversor propiciou de maneira adequada um elevado ganho de tensão (em torno de 16 vezes) sem apresentar esforços elevados nos semicondutores, sobretudo no interruptor controlado. O mesmo é válido para os diodos

de saída, de maneira que cada diodo ficou submetido apenas a 1/3 da tensão de saída.

Destaca-se que o conversor tem como grande atrativo permitir um modo de condução contínua para a corrente de entrada, característica não encontrada em outros conversores que utilizam indutores acoplados em série com a entrada. Com isso, o novo conversor possibilita a redução dos filtros na entrada (quando um evento assim exigir).

Uma característica destacada refere-se à baixa ondulação na tensão e na corrente de saída. Mesmo utilizando capacitores de baixa capacitância, o conversor apresentou ondulações de tensão que podem ser consideradas praticamente nulas. Dada essa característica, esses capacitores apresentam baixo peso e volume.

Outro ponto de relevante interesse é a utilização de apenas 1 (um) interruptor controlado, garantindo robustez e simplicidade na implementação.

Em linhas gerais é possível apontar que o novo conversor proposto pode ser utilizado pela indústria. Em especial, contribuindo no acoplamento entre as fontes de tensão (com baixa amplitude) e as cargas e/ou sistemas que exigem tensões elevadas, com ganho acima de 10.

REFERÊNCIAS

- [1] A. A. A. Freitas, F. L. Tofoli, E. M. S. Júnior, S. Daher, F. L. M. Antunes, "High-voltage gain DC-DC boost converter with coupled inductors for photovoltaic systems", *IET Power Electronics*, vol. 8, no. 10, pp. 1885–1892, September 2015.
- [2] M. Forouzes, Y. Shen, K. Yari, Y. P. Siwakoti, F. Blaabjerg, "High-Efficiency High Step-Up DC-DC Converter With Dual Coupled Inductors for Grid-Connected Photovoltaic Systems", *IEEE Transactions on Power Electronics*, vol. 33, no. 7, pp. 5967–5982, July 2018.
- [3] W. Martinez, C. Cortes, M. Yamamoto, J. Imaoka, "Effect of inductor parasitic resistances on the voltage gain of high step-up DC-DC converters for electric vehicle applications", *IET Power Electronics*, vol. 11, no. 10, pp. 1628–1639, August 2018.
- [4] C. Lai, Y. Cheng, M. Hsieh, Y. Lin, "Development of a Bidirectional DC/DC Converter With Dual-Battery Energy Storage for Hybrid Electric Vehicle System", *IEEE Transactions on Vehicular Technology*, vol. 67, no. 2, pp. 1036–1052, Feb 2018.
- [5] S. Chen, T. Liang, L. Yang, J. Chen, "A Cascaded High Step-Up DC-DC Converter With Single Switch for Microsource Applications", *IEEE Transactions on Power Electronics*, vol. 26, no. 4, pp. 1146–1153, April 2011.
- [6] M. Forouzes, Y. P. Siwakoti, S. A. Gorji, F. Blaabjerg, B. Lehman, "Step-Up DC-DC Converters: A Comprehensive Review of Voltage-Boosting Techniques, Topologies, and Applications", *IEEE Transactions on Power Electronics*, vol. 32, no. 12, pp. 9143–9178, Dec 2017.
- [7] S. Luo, W. Qiu, W. Wu, I. Batarseh, "Flyboost power factor correction cell and a new family of single-stage

- AC/DC converters”, *IEEE Transactions on Power Electronics*, vol. 20, no. 1, pp. 25–34, Jan 2005.
- [8] Y. Jang, M. M. Jovanovic, “Interleaved Boost Converter With Intrinsic Voltage-Doubler Characteristic for Universal-Line PFC Front End”, *IEEE Transactions on Power Electronics*, vol. 22, no. 4, pp. 1394–1401, July 2007.
- [9] J. Chen, R. Chen, T. Liang, “Study and Implementation of a Single-Stage Current-Fed Boost PFC Converter With ZCS for High Voltage Applications”, *IEEE Transactions on Power Electronics*, vol. 23, no. 1, pp. 379–386, Jan 2008.
- [10] W. Li, X. He, “Review of Nonisolated High-Step-Up DC/DC Converters in Photovoltaic Grid-Connected Applications”, *IEEE Transactions on Industrial Electronics*, vol. 58, no. 4, pp. 1239–1250, April 2011.
- [11] M. Kasper, D. Bortis, J. W. Kolar, “Classification and Comparative Evaluation of PV Panel-Integrated DC-DC Converter Concepts”, *IEEE Transactions on Power Electronics*, vol. 29, no. 5, pp. 2511–2526, May 2014.
- [12] S. Haghbin, S. Lundmark, M. Alakula, O. Carlson, “Grid-Connected Integrated Battery Chargers in Vehicle Applications: Review and New Solution”, *IEEE Transactions on Industrial Electronics*, vol. 60, no. 2, pp. 459–473, Feb 2013.
- [13] N. B. Arias, S. Hashemi, P. B. Andersen, C. Traeholt, R. Romero, “Distribution System Services Provided by Electric Vehicles: Recent Status, Challenges, and Future Prospects”, *IEEE Transactions on Intelligent Transportation Systems*, pp. 1–20, 2019.
- [14] S. L. B. Junior, G. Waltrich, “Conversor CC-CC de alto ganho com divisão de esforços de corrente no estágio de entrada”, *Eletrônica de Potência - SOBRAEP*, vol. 22, no. 4, pp. 380–300, out/dez 2017.
- [15] A. M. S. S. Andrade, E. Mattos, L. Schuch, H. L. Hey, M. L. da Silva Martins, “Synthesis and Comparative Analysis of Very High Step-Up DC-DC Converters Adopting Coupled-Inductor and Voltage Multiplier Cells”, *IEEE Transactions on Power Electronics*, vol. 33, no. 7, pp. 5880–5897, July 2018.
- [16] N. M. Mukhtar, D. D. Lu, “A Bidirectional Two-Switch Flyback Converter with Cross-Coupled LCD Snubbers for Minimizing Circulating Current”, *IEEE Transactions on Industrial Electronics*, pp. 1–1, 2018, doi:10.1109/TIE.2018.2873097.
- [17] K. C. Tseng, T. J. Liang, “Novel high-efficiency step-up converter”, *IEE Proceedings - Electric Power Applications*, vol. 151, no. 2, pp. 182–190, March 2004.
- [18] T. J. Liang, K. C. Tseng, “Analysis of integrated boost-flyback step-up converter”, *IEE Proceedings - Electric Power Applications*, vol. 152, no. 2, pp. 217–225, March 2005.
- [19] J. A. Morales-Saldana, R. Loera-Palomo, E. Palacios-Hernandez, J. L. Gonzalez-Martinez, “Modelling and control of a DC-DC quadratic boost converter with R2P2”, *IET Power Electronics*, vol. 7, no. 1, pp. 11–22, January 2014.
- [20] M. F. Guepfrih, G. Waltrich, T. B. Lazzarin, “Quadratic Boost-Flyback DC-DC Converter With Coupled Inductors”, in *2018 13th IEEE International Conference on Industry Applications (INDUSCON)*, pp. 544–550, Nov 2018.
- [21] R. W. Erickson, D. Maksimovic, “A multiple-winding magnetics model having directly measurable parameters”, in *PESC 98 Record. 29th Annual IEEE Power Electronics Specialists Conference (Cat. No.98CH36196)*, vol. 2, pp. 1472–1478 vol.2, May 1998.
- [22] S. Chen, T. Liang, L. Yang, J. Chen, “A Cascaded High Step-Up DC-DC Converter With Single Switch for Microsource Applications”, *IEEE Transactions on Power Electronics*, vol. 26, no. 4, pp. 1146–1153, April 2011.
- [23] K. C. Tseng, T. J. Liang, “Novel high-efficiency step-up converter”, *IEE Proceedings - Electric Power Applications*, vol. 151, no. 2, pp. 182–190, March 2004.
- [24] D. Xu, Y. Cai, Z. Chen, S. Zhong, “A novel two winding coupled-inductor step-up voltage gain boost-flyback converter”, in *2014 International Power Electronics and Application Conference and Exposition*, pp. 1–5, Nov 2014, doi:10.1109/PEAC.2014.7037818.
- [25] A. E. L. da Costa, R. L. Andersen, “High-gain Boost-Boost-Flyback converter for renewable energy sources applications”, in *2015 IEEE 13th Brazilian Power Electronics Conference and 1st Southern Power Electronics Conference (COBEP/SPEC)*, pp. 1–6, Nov 2015, doi:10.1109/COBEP.2015.7420088.

DADOS BIOGRÁFICOS

Marcelo Flavio Guepfrih, nascido em Ponte Serrada, Santa Catarina, Brasil, em 1981. Recebeu o grau de Engenheiro eletricitista pela Universidade do Oeste de Santa Catarina (Unoesc) em 2010 e de mestre em Engenharia Elétrica pela Universidade Tecnológica Federal do Paraná (UTFPR) em 2012. Atualmente é aluno de doutorado na Universidade Federal de Santa Catarina, junto ao Instituto de Eletrônica de Potência (INEP).

Gierri Waltrich, nascido em Joaçaba, Santa Catarina, Brasil, em 1979, possui graduação e mestrado pela Universidade Federal de Santa Catarina, Florianópolis, Brasil, em 2007 e 2009, respectivamente, e doutorado pela *Eindhoven University of Technology*, Eindhoven, Holanda, em 2013, todos em Engenharia Elétrica. Atualmente é professor na Universidade Federal de Santa Catarina, Florianópolis, Brasil. Prof. Gierri é membro da Sociedade Brasileira de Eletrônica de Potência (SOBRAEP).

Telles Brunelli Lazzarin, nascido em Criciúma, Santa Catarina, Brasil, em 1979. Recebeu o grau de Engenheiro eletricitista, mestre e doutor em Engenharia Elétrica pela Universidade Federal de Santa Catarina (UFSC), Florianópolis, Brasil, em 2004, 2006 e 2010, respectivamente. Atualmente é professor no Departamento de Engenharia Elétrica e Eletrônica da UFSC e pesquisador no Instituto de Eletrônica de Potência (INEP). Prof. Telles é membro da Sociedade Brasileira de Eletrônica de Potência (SOBRAEP) e da *IEEE Society*.