RETIFICADOR ĆUK MONOFÁSICO DOBRADOR DE TENSÃO OPERANDO NO MODO DE CONDUÇÃO DESCONTÍNUO

Mateus Nava Mezaroba¹, Anderson José Balbino¹, Carlos Henrique Illa Font², Telles Brunelli Lazzarin¹

¹Universidade Federal de Santa Catarina, Florianópolis – SC, Brasil

²Universidade Tecnológica Federal do Paraná, Ponta Grossa – PR, Brasil

e-mail: mateusmezaroba@hotmail.com, andersonjbalbino@gmail.com, carlos.illa.font@gmail.com, telles@inep.ufsc.br

Resumo - Este artigo apresenta a análise estática, dinâmica e a validação experimental de um retificador Ćuk monofásico dobrador de tensão operando no modo de condução descontínuo (MCD). A topologia proposta integra dois retificadores Cuk clássicos através de um interruptor de três posições, o que dobra a tensão de saída ou reduz os esforços de tensão em relação à topologia clássica. A estrutura aumenta o ganho de tensão, mantendo a característica abaixadora/elevadora da família Cuk. Além disto, parte dos componentes de potência são acionados somente em meio ciclo da rede elétrica, o que também reduz esforços de corrente nos semicondutores. Essas características permitem aumentar os níveis de potência e de tensão de operação do conversor Cuk. A topologia proposta foi analisada no MCD, modo no qual o alto fator de potência é naturalmente obtido sem a necessidade de uma malha de controle de corrente. De modo a corroborar a análise teórica desenvolvida, foi construído um protótipo em laboratório de 1 kW, com tensão eficaz de entrada de 220 V, tensão de saída de 400 V e frequência de comutação de 50 kHz. São apresentados resultados experimentais com malha de controle da tensão de saída, sendo que, em potência nominal, o retificador Cuk dobrador de tensão atingiu um rendimento de 94,68% e uma corrente de entrada com THD de 1,86%.

Palavras-chave – Correção de Fator de Potência, Modo de Condução Descontínuo, Retificador Ćuk Dobrador de Tensão.

SINGLE-PHASE VOLTAGE-DOUBLER HIGH-POWER-FACTOR ĆUK RECTIFIER OPERATING IN DISCONTINUOUS CONDUCTION MODE

Abstract – This paper presents the static analysis, dynamic analysis and experimental validation of a single-phase Ćuk rectifier with voltage doubler concept operating in discontinuous conduction mode (DCM). The proposed topology integrates two conventional Ćuk rectifiers through a single-pole triple-throw switch, which doubles the output voltage or reduces voltage stresses in relation to conventional topology. The structure increases the voltage gain, maintaining the main characteristics of Ćuk rectifiers as step-down/step-up operation. In addition, part of the power components is activated only in the half cycle of the power grid, which it also reduces current stresses in semiconductors. These features allow increasing the range of power and voltage levels processed by the Ćuk converter. The proposed topology was analyzed in DCM, in which the high power factor is naturally obtained without the need for a current control loop. In order to corroborate the theoretical analysis developed, a prototype was built with 1 kW rated power, 220 V rms input voltage, 400 V output voltage and 50 kHz switching frequency. The paper presents experimental results with output voltage closed loop-controlled, and at nominal power the voltage doubler Cuk rectifier reached an efficiency of 94.68% and a 1.86% THD input current.

Keywords – Ćuk Voltage-Doubler Rectifier, Discontinuous Conduction Mode, Power Factor Correction.

I. INTRODUÇÃO

No cenário mundial atual, o desenvolvimento de tecnologias de conversão de corrente alternada (CA) para corrente contínua (CC) tem aumentado significativamente com o crescimento exponencial de cargas alimentadas em CC, tais como os motores CC, fontes de computadores, celulares e carregadores de baterias. O vasto campo de aplicação exige diferentes soluções para os conversores CA-CC (retificadores). Por exemplo, os retificadores podem usar interruptores passivos ou ativos, operar em baixa ou em alta frequência, serem monofásicos ou trifásicos. Também se deseja, principalmente para atender normas, que os retificadores proporcionem alto fator de potência na fonte CA [1]–[4].

Dentre os retificadores monofásicos com correção do fator de potência (PFC - *Power Factor Correction*) mais utilizados, o conversor Boost em cascata com uma ponte retificadora destaca-se pela característica de fonte de corrente na entrada e simplicidade [5], [6]. Por outro lado, a utilização da ponte de diodos acarreta em maiores perdas por condução e, na operação nos modos de condução descontínuo e crítico, necessitam de filtros de entrada para reduzir a taxa de distorção harmônica (THD - *Total Harmonic Distortion*) [6], [7].

Nos últimos anos, outras topologias derivadas da solução com o conversor Boost em cascata com uma ponte de diodos foram propostas na literatura. As mais importantes são as soluções dos retificadores monofásicos do tipo *bridgeless* [4], [5], [7]–[11] e *bridgeless totem-pole* [12]–[17] os quais possuem um menor número de semicondutores de potência

Manuscript received 05/27/2020; first revision 08/25/2020; accepted for publication 09/28/2020, by recommendation of Editor Demercil de Souza Oliveira Jr. https://dx.doi.org/10.18618/REP.2020.4.0034

no caminho da corrente em comparação com os retificadores PFC convencionais. Desse modo, as perdas por condução são reduzidas, acarretando assim em maiores eficiências de conversão.

Na evolução dos retificadores, os autores em [18] apresentaram o conceito de retificadores dobradores de tensão, na qual diversas formas de implementação do retificador Boost dobrador de tensão foram propostas. Na sequência, diversos trabalhos aplicaram os conceitos de dobradores de tensão para outras topologias [4], [8], [19]. A implementação dos retificadores PFC dobradores de tensão proporciona a utilização de diferentes células de comutação, as quais integram dois retificadores e possibilitam dobrar a tensão de saída, bem como reduzir significativamente os esforços de tensão nos semicondutores quando comparados as topologias clássicas e bridgeless [20]-[23]. Em [22] também apresentase 9 topologias passíveis de implementação do retificador Ćuk, cada qual expõem vantagens e desvantagens, bem como, comparações de eficiência, THD e fator de potência, além de comparar qual o melhor modo de condução aplicável as topologias.

No caso do retificador Ćuk, estudos recentes expõem que a topologia apresenta uma vasta gama de aplicações, tais como no estágio de entrada de fontes de alimentação [24], uso da topologia *bridgeless* para carregadores de veículos elétricos [6], [25], [26] e aplicações como *drivers* de lâmpadas LED [27]. A aplicação do conversor Ćuk como PFC deve-se principalmente à sua estrutura ter caraterísticas interessantes, tais como: fonte de corrente constante na entrada, que elimina a necessidade de utilizar filtro de entrada, limitação natural da corrente de *inrush* e fonte de corrente na saída. Essas características tornam a topologia adequada para carregadores de baterias CA-CC de estágio único. De forma a recordar e ajudar no entendimento do estudo, a estrutura do retificador Ćuk clássico é apresentada na Figura 1.

Os retificadores dobradores de tensão foram apresentados com esta denominação em [18], para topologias do tipo Boost. Após, este conceito foi empregado em retificadores do tipo SEPIC [19], [23]. A pesquisa apresentada neste artigo aplica o conceito do retificador dobrador de tensão ao retificador Ćuk clássico da Figura 1. O resultado é a topologia do retificador Ćuk dobrador de tensão ilustrado na Figura 2. Essa topologia integra dois retificadores Ćuk clássicos, no qual cada retificador opera durante um semiciclo da rede elétrica, somando suas tensões na saída.

Dessa maneira, este artigo possui como objetivo analisar de forma estática e dinâmica o retificador Ćuk dobrador de tensão monofásico operando no MCD. O artigo está organizado da seguinte maneira: na Seção II são apresentados os estados topológicos e as principais formas de ondas do retificador;



Fig. 1. Retificador Ćuk clássico.

a Seção III contempla a análise global; o controle e modelo dinâmico são desenvolvidos na Seção IV; a Seção V ilustra os resultados experimentais. Por fim, a Seção VI evidência as conclusões finais do artigo.

II. RETIFICADOR PFC ĆUK MONOFÁSICO DOBRADOR DE TENSÃO

O retificador Ćuk proposto é composto a partir da integração de dois retificadores Ćuk clássicos, sendo a conexão das duas estruturas feita mediante uso de interruptores de três posições citada em [23]. O interruptor de três posições integra as duas topologias clássicas de forma que cada uma delas opere somente durante um semiciclo da rede elétrica para fornecer energia aos capacitores de saída $(C_{o1} \ e \ C_{o2})$. A célula também conecta os capacitores de saída em série, o que resulta no dobro da tensão de saída em relação a topologia clássica. Ressalta-se que a topologia aumenta o ganho de tensão, mas continua com a característica elevadora/abaixadora.

Apresenta-se na Figura 3 a topologia do retificador Ćuk dobrador de tensão, destacando-se a condução de cada retificador para os ciclos positivo e negativo da rede elétrica.

Verifica-se a partir da Figura 3 que a célula de comutação escolhida é composta por dois interruptores e dois diodos (S_1 , S_2 , D_1 e D_2)(denominada aqui de 2S, assim como em [23]). Ademais, a estrutura em análise possui dois capacitores de acoplamento (C_{i1} e C_{i2}), dois indutores de saída (L_{o1} e L_{o2}) e um indutor de entrada (L_e) no lado de baixa frequência, o qual provém característica de entrada em corrente para o retificador.

Com a operação do retificador da Figura 2 em MCD, a topologia possui corrente de entrada naturalmente em fase com a tensão de entrada (o conversor emula o comportamento de uma carga resistiva), o que oferece um fator de potência próximo à unidade de modo natural. A operação do circuito durante um período de comutação T_s pode ser dividida em três etapas de operação, conforme ilustrado na Figura 4 e descritos na sequência.

A. Primeira Etapa de Operação

O primeiro estado topológico é apresentado na Figura 4.a, e inicia quando o interruptor S_1 é comandado a conduzir. Na entrada, a fonte de alimentação CA transfere energia para o indutor L_e . Na saída, o capacitor C_{i1} transfere sua energia para o indutor L_{o1} e para o capacitor de saída C_{o1} , e o diodo



Fig. 2. Retificador Ćuk dobrador de tensão proposto.



Fig. 3. Operação do retificador Ćuk dobrador de tensão proposto para cada semiciclo da rede elétrica.

 D_{o1} é reversamente polarizado. Nesse estado, a corrente nos indutores L_e e L_{o1} cresce linearmente com uma taxa proporcional à tensão v_{in} , a qual é dada por:

$$\frac{di_{Ln}}{dt} = \frac{v_{in}}{L_n}, \qquad n = e, o1.$$
(1)

Adicionalmente, a partir da análise da Figura 4.a, pode-se escrever a tensão no capacitor C_{i1} como:

$$v_{Ci1}(t) = v_{in}(t) + V_{Co1}, \quad 0 \le t \le \pi.$$
 (2)

B. Segunda Etapa de Operação

O segundo estado topológico, conforme ilustrado na Figura 4.b, inicia quando o interruptor S_1 é colocada em bloqueio e, simultaneamente, o diodo D_{o1} entra em condução. Desse modo, a energia armazenada nos indutores L_e e L_{o1} é transferida para os capacitores C_{i1} e C_{o1} , respectivamente. Nesse etapa, as correntes nos indutores decrescem linearmente com uma taxa proporcional à tensão V_{Co1} segundo:

$$\frac{di_{Ln}}{dt} = -\frac{V_{Co1}}{L_n}, \qquad n = e, o1.$$
 (3)

Esta etapa de operação encerra-se quando a corrente do diodo i_{Do1} é igual a zero, sendo que o diodo D_{o1} fica reversamente polarizado. Assim, a razão cíclica do segundo estado topológico pode ser calculada por:

$$d_2 = 2\alpha d_1 \sin\left(\omega t\right). \tag{4}$$

sendo $\alpha = V_{inp}/V_o$ a razão entre o valor de pico da tensão de entrada (V_{inp}) e o valor médio da tensão de saída (V_o) , ω a frequência angular e d_1 a razão cíclica do interruptor S_1 .

C. Terceira Etapa de Operação

Nesse intervalo de operação, demonstrado na Figura 4.c, as correntes nos indutores $L_e \ e \ L_{o1}$ possuem o mesmo valor, mas com sinais opostos. Assim, a corrente i_{Do1} é igual a zero, o que caracteriza o MCD. Destaca-se que as correntes nos indutores são constantes e diferente de zero, o que oferece as caracteríticas de corrente contínua na entrada e de alto fator de potência ao retificador. Nesta etapa os capacitores C_{o1} e C_{o2} alimentam a carga R_o . Uma vez definida a razão cíclica da segunda etapa de operação em (4), pode-se calcular a razão cíclica da etapa de descontinuidade (d_3) conforme:



Fig. 4. Estados topológicos do retificador Ćuk dobrador de tensão durante um período de comutação T_s para o semiciclo positivo. a) Interruptor S1 conduzindo (ΔT_1). b) Interruptor S1 bloqueado (ΔT_2). c) Modo de condução descontínuo (ΔT_3).

$$d_3 = 1 - d_1 - d_2 = 1 - d_1 \left(1 - 2\alpha \sin(\omega t) \right).$$
 (5)

A representação das principais formas de onda teóricas durante as três etapas de operação, ou seja, um período de comutação T_s , é vista na Figura 5. Adicionalmente, a representação das formas de onda da tensão e corrente de entrada, tensão nos capacitores de acoplamento, tensão nos capacitores de saída e corrente nos indutores para um período de rede elétrica é mostrada na Figura 6.



Fig. 5. Formas de ondas teóricas do retificador Ćuk dobrador de tensão para operação no MCD durante um período de comutação T_s .

III. ANÁLISE ESTÁTICA DO RETIFICADOR PFC ĆUK DOBRADOR DE TENSÃO

Esta seção tem como objetivo determinar o ganho estático, região de operação do modo de condução descontínuo, equações das correntes máximas e mínimas e esforços nos semicondutores de potência.

A. Ganho Estático de Tensão

O ganho estático de tensão ($G = V_o/V_{inp}$) do retificador Ćuk dobrador de tensão em termos dos parâmetros da topologia



Fig. 6. Formas de ondas teóricas do retificador Ćuk dobrador de tensão para operação no modo de condução descontínuo durante um período de comutação T.

pode ser calculado por meio do valor médio da corrente no diodo D_{o1} (I_{Do1}) durante um semiciclo da rede elétrica:

$$I_{Do1} = \frac{1}{T} \int_{0}^{T} \langle i_{Do1} \rangle dt.$$
(6)

Ao analisar o valor médio da corrente no diodo D_{o1} em um período de comutação T_s (vide forma de onda da corrente na Figura 5), ele é definida segundo:

$$\langle i_{Do1} \rangle = \frac{V_{inp}^2 \sin^2(\omega t) D^2 T_s}{2L_x V_o}.$$
(7)

sendo L_x igual a:

$$L_x = \frac{L_e L_{oy}}{L_e + L_{oy}}, \qquad y = 1, 2.$$
 (8)

Substituindo-se (7) em (6), advém-se:

$$I_{Do1} = \frac{V_{inp}{}^2 D^2 T_s}{4L_x V_o}.$$
 (9)

Haja vista que a corrente média no diodo D_{o1} é igual a corrente média na carga para um semiciclo da rede elétrica, pode-se escrever o ganho estático do circuito como:

$$G = \frac{V_o}{V_{inp}} = D_v \sqrt{\frac{R_o}{4L_x f_s}}.$$
 (10)

onde f_s é a frequência de comutação e R_o é a resistência de carga.

Como característica do MCD, o ganho do conversor depende da carga, conforme pode ser confirmado em (10).

B. Limite de Condução entre MCC e MCD

Para determinar a região de operação do retificador Ćuk dobrador de tensão, deve-se definir o limite crítico para a condução descontínua. A condição crítica ocorre quando o ganho estático do conversor operando em MCD torna-se igual ao ganho em MCC (modo de condução contínuo). Assim, o ganho em MCC é definido como:

$$G_{CCM} = \frac{V_o}{V_{inp}} = \frac{D}{1 - D}.$$
(11)

Igualando-se (10) e (11), obtém-se em (12) a expressão da máxima razão cíclica (D_{max}) para garantir a operação em MCD:

$$D_{\max} \le 1 - \sqrt{\frac{4L_x f_s}{R_o}}.$$
 (12)

Mediante a Figura 7 apresenta-se o ganho estático do retificador para diferentes valores do parâmetro K_x , definido por (13) e da razão cíclica D. Verifica-se que, para cada valor de K_x , existe um valor máximo de razão cíclica (D_{max}) , dado por (12), que delimita o modo de operação do conversor. Assim, para valores maiores de D_{max} o conversor opera no MCC e para menores no MCD.

$$K_x = \sqrt{\frac{R_o(L_e + L_{oy})}{2L_e L_{oy} f_s}}.$$
(13)

C. Dimensionamento das Indutâncias

A determinação das indutâncias L_e , L_{o1} e L_{o2} pode ser realizada mediante a análise das formas de onda das correntes equivalentes em cada indutor (vide Figura 5). Assim, a indutância L_e é dimensionada por intermédio da corrente de pico obtida pela reta de carga durante a primeira etapa de operação conforme:



Fig. 7. Ganho estático do retificador Ćuk dobrador de tensão em MCD e limite de operação.

$$L_e = \frac{V_{inp}D}{\Delta I_{Le}f_s}.$$
(14)

sendo ΔI_{Le} a ondulação de corrente de projeto do indutor de entrada.

Por outro lado, para projetar o valor das indutâncias L_{o1} e L_{o2} , têm-se que o valor médio da corrente de carga é igual ao valor médio da corrente do diodo D_{o1} , conforme previamente determinada em (9).

$$I_{Do1} = \frac{V_o}{R_o} = \frac{V_{inp}^2 D^2 T_s}{4L_x V_o}.$$
 (15)

Substituindo-se (8) em (15) e realizando-se algumas simplificações matemáticas, advém-se (16), a qual define o valor de L_{o1} e L_{o2} :

$$L_{o1} = L_{o2} = \frac{V_{inp}^{2} D^{2} L_{e} R_{o}}{4 V_{o}^{2} L_{e} f_{s} - V_{inp}^{2} D^{2} R_{o}}.$$
 (16)

Ademais, para realizar o projeto magnético dos indutores, as correntes eficazes podem ser calculados segundo:

 $I_{Le,rms} =$

$$\sqrt{\frac{D^{3}V_{inp}^{2}}{72\pi V_{o}^{2}L_{e}^{2}L_{o}^{2}f_{s}^{2}}} \left[\begin{array}{c} D \left[\begin{array}{c} 9\pi L_{e}V_{o}^{2}\left(L_{e}+2L_{o}\right) \\ +3L_{o}^{2}V_{inp}\left(-9\pi V_{inp}-32V_{o}\right) \\ +4L_{o}^{2}V_{o}\left(3\pi V_{o}+16V_{inp}\right) \end{array} \right] \right].$$
(17)

$$\frac{I_{Lo,rms}}{\sqrt{\frac{D^{3}V_{inp}^{2}}{144\pi V_{o}^{2}L_{e}^{2}L_{o}^{2}f_{s}^{2}}}} \left[\begin{array}{c} V_{o}L_{e}^{2} \left[\begin{array}{c} 3\pi V_{o} \left(4-3D\right) \\ +32V_{inp} \left(2-3D\right) \\ +27\pi D V_{inp}^{2}L_{o} \left(2L_{e}+L_{o}\right) \end{array} \right]} \right].$$
(18)

D. Dimensionamento das Capacitâncias

O projeto dos capacitores de saída C_{o1} e C_{o2} deve atender ao critério de ondulação de tensão na frequência de rede elétrica calculado por meio de (19). Além disso, os capacitores devem satisfazer à condição de valor eficaz de corrente.

$$C_{o1} = C_{o2} = \frac{P_o}{2\pi f_r V_o^2 \Delta V_{o\%}}.$$
 (19)

Sendo $\Delta V_{o\%}$ o percentual de ondulação da tensão de saída, P_o a potência de saída e f_r a frequência da rede elétrica.

A partir das formas de onda da Figura 5, é possível obter a expressão para o cálculo dos capacitores de acoplamento C_{i1} e C_{i2} por meio da primeira etapa de operação. Assim sendo, aplica-se a equação da reta no instante em que a corrente cruza por zero até que atinja o valor máximo:

$$\Delta_{TC} = \frac{I_{Lemin}DT_s}{I_{Lemin} + I_{Lomax}}.$$
(20)

Uma vez determinado o intervalo Δ_{TC} , a expressão (21) representa o cálculo do capacitor de acoplamento em função da ondulação de tensão ΔV_{Cix} nos seus terminais:

$$C_{ix} = \frac{1}{\Delta V_{Cix}} \left[\int_{\Delta_{TC}}^{DT_s} I_{Lemin} - \frac{I_{Lemin} + I_{Loymax}}{DT_s} t \right] dt.$$
(21)

As correntes máximas e mínimas em cada indutor podem ser obtidas mediante:

$$I_{Lemax} = I_{Lemin} + \frac{V_{inp}D}{L_e}.$$
 (22)

$$I_{Loymax} = -I_{Lemin} + \frac{V_{inp}D}{L_{ov}}.$$
 (23)

Verifica-se que (22) e (23) são compostas por três incógnitas (I_{Lemin} , I_{Lemax} e I_{Loymax}). Logo, uma terceira equação linearmente dependente que relaciona as variáveis é obtida em (24), a qual considera que o valor médio da corrente no capacitor de acoplamento no período de comutação é igual a zero.

$$i_{Cix,avg} = \frac{(I_{Lemin} - I_{Loymax})D}{2} + \frac{(I_{Lemax} + I_{Lemin})D_2}{2} + I_{Lemin}D_3 = 0$$
(24)

Resolvendo o sistema linear formado por (22), (23) e (24), obtém-se:

$$I_{Lemin} = \frac{D^2 V_{inp} \left(V_o L_e - 2 V_{inp} L_{oy} \right)}{2 V_o L_e L_{oy} f_s}.$$
 (25)

$$I_{Lemax} = \frac{DV_{inp} \left[2V_o L_{oy} + D \left(V_o L_e - 2V_{inp} L_{oy} \right) \right]}{2V_o L_e L_{oy} f_s}.$$
 (26)

$$I_{Loymax} = \frac{DV_{inp} \left[2V_o L_e - D \left(V_o L_e - 2V_{inp} L_{oy} \right) \right]}{2V_o L_e L_{oy} f_s}.$$
 (27)

Desse modo, substituindo-se (25), (26), (27) em (21), obtém-se a expressão para o projeto dos capacitores de acoplamento dada por:

$$C_{i1} = C_{i2} = \frac{D^2 V_{inp} [D (V_{inp} L_{oy} - V_o L_e) + 2V_o L_e]^2}{8V_o^2 L_e^2 L_{oy} \Delta V_{Ci} f_s^2}.$$
 (28)

Adicionalmente, a equação para o cálculo da corrente eficaz nos capacitores de acoplamento é definida por:

$$I_{Ci,rms} = \sqrt{\frac{D^{3}V_{inp}^{2}}{144\pi V_{o}^{2}L_{e}^{2}L_{oy}^{2}f_{s}^{2}} \begin{bmatrix} L_{e}V_{o} \begin{bmatrix} 3\pi (4L_{e}V_{o} - 3DL_{e}V_{o}) \\ +32DL_{oy}V_{inp} \\ +L_{oy}^{2}V_{inp} (64V_{o} - 27\pi DV_{inp}) \end{bmatrix}} \end{bmatrix}}.$$
(29)

E. Esforços nos Semicondutores

Os semicondutores de potência do retificador foram dimensionados por meio dos esforços de corrente (valores médios e eficazes) e tensão (valores de máximos). Os valores de corrente média e eficaz dos diodos D_{o1} e D_{o2} são definidos por:

$$I_{Do,avg} = \frac{V_{inp}^2 D^2}{4V_o L_x f_s}.$$
(30)

e

$$I_{Do,rms} = \frac{2DV_{inp}}{3L_x f_s} \sqrt{\frac{V_{inp}D}{V_o \pi}}.$$
 (31)

Ademais, o valor de tensão reversa máxima sobre diodos D_{o1} e D_{o2} é dada por:

$$V_{Do1,max} = V_{Do2,max} = V_{inp} + 0,5V_o.$$
 (32)

Igualmente aos diodos, os esforços máximos dos valores de corrente média, corrente eficaz e tensão máxima nos interruptores *S*1 e *S*2 são dados por:

$$I_{S,avg} = \frac{V_{inp}D^2}{2\pi L_x f_s}.$$
(33)

$$I_{S,rms} = \frac{V_{inp}D}{2L_x f_s} \sqrt{\frac{D}{3}}.$$
 (34)

$$V_{S1,max} = V_{S2,max} = V_{inp} + 0, 5V_o.$$
(35)

IV. MODELAGEM DINÂMICA E ESTRATÉGIA DE CONTROLE

Esta seção desenvolve o modelo dinâmico orientado ao projeto de controle do retificador Ćuk dobrador de tensão, com o objetivo de projetar a malha de tensão de saída.

A. Estratégia de Controle

O sistema de controle adotado para o retificador Ćuk dobrador de tensão consiste na modulação PWM com uma frequência de comutação constante. Quando operando em MCD, a topologia não necessita um controlador para a corrente de entrada, haja vista que o retificador emula uma carga com resistência característica. Desse modo, o sistema proposto necessita apenas um compensador para controlar a tensão total de saída, conforme ilustrado no diagrama de blocos da Figura 8. Destaca-se que a topologia não necessita de controle de balanço das tensões dos capacitores quando a carga é aplicada somente na tensão total.

As variáveis do diagrama de blocos da Figura 8 são: V_{oref} referência da tensão de saída, V_o tensão de saída, ε_{nc} erro não compensado, $C_v(s)$ compensador de tensão, ε_c erro compensado, k_{PWM} ganho do modulador PWM, $G_{vd}(s)$ planta de tensão.

B. Modelo Dinâmico para Controle da Tensão de Saída

Com o objetivo de projetar o compensador de tensão, fazse necessário determinar o modelo dinâmico da tensão de saída pela razão cíclica (G_{vd}) do retificador. Assim, o circuito



Fig. 8. Diagrama de blocos para controle da tensão de saída.

elétrico equivalente simplificado da Figura 9 é utilizado para analisar o comportamento estático e dinâmico da topologia.

Por intermédio do circuito equivalente da Figura 9, obtémse o modelo dinâmico da relação da tensão de saída pela razão cíclica conforme:

$$\hat{i}_o\left(\hat{d}, \hat{v}_o\right) = C_{oe} \frac{d\hat{v}_o}{dt} + \frac{\hat{v}_o}{R_o}.$$
(36)

sendo Coe o capacitor de saída equivalente e definido por:

$$C_{oe} = \frac{C_{o1}C_{o2}}{C_{o1} + C_{o2}}.$$
(37)

De acordo com (36), verifica-se que a corrente de saída i_o é alterada quando a tensão de saída v_o ou a razão cíclica d são alteradas. Entretanto, v_o também depende de d, o que acarreta em uma correlação entre as variáveis i_o , v_o e d, expressa por:

$$\hat{i}_o\left(\hat{d},\hat{v}_o\right) = C_{oe}\frac{d\hat{v}_o}{dt} + \frac{\hat{v}_o}{R_o} = \frac{\partial i_o}{\partial D}\hat{d} + \frac{\partial i_o}{\partial V_o}\hat{v}_o.$$
 (38)

Derivando-se (38) com relação à corrente média de saída apresentada em (15), obtém-se:

$$\frac{\partial i_o}{\partial D} = \frac{V_{inp}{}^2 D}{2L_x V_o f_s}.$$
(39)

$$\frac{\partial i_o}{\partial V_o} = -\frac{V_{inp}^2 D^2}{4L_x V_o^2 f_s}.$$
(40)

Substituindo (39) e (40) em (38), advém-se:

$$\frac{V_{inp}{}^{2}D}{2L_{x}V_{o}f_{s}}\hat{d} - \frac{V_{inp}{}^{2}D^{2}}{4L_{x}V_{o}{}^{2}f_{s}}\hat{v}_{o} = C_{oe}\frac{d\hat{v}_{o}}{dt} + \frac{\hat{v}_{o}}{R_{o}}.$$
 (41)

Aplicando-se a transformada de Laplace em (41), e isolando-se a relação \hat{v}_o/\hat{d} , tem-se:

$$G_{vd}(s) = \frac{\hat{v}_o}{\hat{d}} = \frac{2\alpha^2 D V_o R_o}{4s C_o R_o L_x f_s + \alpha^2 D^2 R_o + 4L_x f_s}.$$
 (42)

C. Validação do Modelo Dinâmico

O modelo de pequenos sinais para o controle da tensão de saída do retificador Ćuk dobrador de tensão foi validado mediante simulação numérica no *software* PSIM. A função de transferência (42) e o circuito comutado foram simulados concomitantemente, e o comportamento da tensão de saída é ilustrado na Figura 10.

Para a validação da função de transferência, perturbou-se em 2 % o valor da razão cíclica de projeto do retificador (vide Tabela I) em t = 1 s. Na sequência, em t = 2,5 s, a razão cíclica foi incrementada em 2 %, retornando assim ao ponto de operação. Verifica-se que o modelo apresentado em (42) (V_o - modelo) representa de forma adequada o circuito comutado



Fig. 9. Circuito equivalente simplificado para controle da tensão de saída do retificador Ćuk dobrador de tensão.



Fig. 10. Validação do modelo dinâmico de controle.

 $(V_o - \text{circuito})$. A ondulação vista na variável $V_o - \text{circuito}$ é causada pela frequência de comutação, que não é representada pelo modelo.

D. Projeto do Controlador

O objetivo da estrutura de controle escolhida é garantir erro nulo em regime permanente para uma entrada do tipo degrau (proporcionado por uma parcela integral), rejeitar ruído e perturbações (consequência de uma parcela proporcional que permite ajustar a frequência de corte) e variação da fase de 0° a 90°. Por tal motivo, o compensador escolhido foi um proporcional-integral (PI), descrito pela função transferência (43):

$$C(s) = \frac{k_c \left(s + \omega_z\right)}{s}.$$
(43)

A frequência de cruzamento da malha de tensão do retificador monofásico dobrador de tensão deve ser uma década abaixo da frequência da rede elétrica para não compensar a ondulação nessa frequência existente na tensão de saída. Desse modo, selecionou-se como critério de projeto uma frequência de corte de 6 Hz para a função de transferência de laço aberto compensada, bem como uma margem de fase de 60°. Como resultado, os parâmetros k_c e ω_z calculados são iguais a 0,000510 e 47,69 rad/s, respectivamente.

Com o objetivo de validar a robustez do controlador projetado, a Figura 11 apresenta a resposta em frequência do sistema compensado. O traço em azul na Figura 11

TABELA I Especificações de Projeto do Protótipo

Especificação	Valor
Potência de saída (P_o)	1000 W
Tensão eficaz de entrada (v_{in})	220 V
Tensão de saída (V_o)	400 V
Frequência da rede elétrica (f_r)	60 Hz
Frequência de comutação (f_s)	50 kHz
Razão Cíclica máxima (D _{max})	0,35
Ondulação de tensão de saída ($\Delta V_{0\%}$)	1 %
Ondulação de tensão no acoplamento ($\Delta V_{Ci\%}$)	20 %
Ondulação de corrente de entrada (ΔI_{Le})	10 %



Fig. 11. Resposta em frequência do sistema compensado.

representa a resposta em frequência do sistema operando nas especificações nominais da Tabela I. A robustez do controlador foi analisado diante de variações paramétricas de 10% da tensão de entrada e variação de carga de 10 à 100%. A parte hachurada das curvas da Figura 11 mostram a faixa de variação do módulo e da fase do sistema compensado diante dessas variações. No caso crítico de operação - com a potência de saída em 10% da nominal e tensão de entrada em 90% da nominal, o conversor permaneceu estável. Nota-se que a frequência de cruzamento e margem de fase mantiveram-se inalteradas diante das variações, o que garante a estabilidade do sistema e a robustez do controlador projetado.

V. VALIDAÇÃO EXPERIMENTAL

Os resultados experimentais apresentados nesta seção possuem como objetivo validar a topologia do retificador Ćuk dobrador de tensão proposto e a análise desenvolvida no estudo. Um protótipo foi projetado seguindo as equações da Seção III de dimensionamento dos elementos armazenadores de energia e dos semicondutores. A fotografia do protótipo é mostrada na Figura 12. As especificações do projeto são listadas na Tabela I e os componentes comerciais escolhidos a partir da metodologia de projeto são apresentados na Tabela II.

O controle do retificador foi implementado de forma digital com o *DSP TMS320F28377* da *Texas Instruments*, o qual foi utilizado diretamente acoplado sob uma placa de condicionamento de sinais e acionamento. A planta de tensão tem um comportamento de primeira ordem (42).

A utilização do DSP para o controle do retificador dobrador é o mesmo empregado no controle do retificador clássico, pois ambos utilizam apenas uma saída PWM. Os interruptores do retificador dobrador são acionados com o mesmo pulso de comando, pois cada interruptor conduz somente por meio ciclo da rede elétrica, permanecendo bloqueado durante o outro semiciclo. Ademais, o retificador dobrador também possibilita operar com duas cargas diferentes, ou seja, com cargas conectadas em paralelo aos capacitores de saída C_{o1} e

TABELA II Componentes Comerciais Utilizados no Protótipo do Retificador Proposto

Componente	Descrição	
Indutor de	3,388 mH, Núcleo: AmoFlux 0088439A7	
entrada	N° de espiras: 156, Fio: 1x17 AWG	
Indutores de	60,34 µH, Núcleo: EE 42/20	
saída	N° de espiras: 26, Fio: Litz 32x32 AWG	
Capacitores de	3 x 1 µE/600 V	
acoplamento	5 x 1 µ17000 V	
Capacitores de	4 x 1000 µE/250 V	
saída	4 x 1000 µ17250 V	
Interruptores	IKP40N65F5, 40 A/650 V	
IGBTs		
Interruptores	SCT2120AF, 29 A/650 V	
MOSFETs		
Diodos da	MUR860, 8 A/600 V	
ponte		
Diodos de	C3D10060A, 14,5 A/600 V	
saída		



Fig. 12. Protótipo implementado do retificador Ćuk dobrador de tensão proposto com densidade de potência de 0.523 kW/kg.

 C_{o2} . Entretanto, para fazer uso desta estratégia, é necessário incluir uma malha de controle para balanço da tensão sobre cada capacitor, estudo que não foi abordado neste artigo.

Os testes experimentais foram realizados utilizando-se uma fonte CA Agilent 6813B para sintetizar a tensão alternada de entrada com baixa THD. Os resultados experimentais apresentados a seguir são os obtidos com a utilização dos interruptores da tecnologia MOSFET. O primeiro teste experimental apresentado é do conversor operando em potência nominal (1 kW). A tensão de entrada (vin) e a corrente no indutor L_e de entrada (i_{Le}) para esta situação são vistas na Figura 13. A corrente possui uma envoltória senoidal e em fase com a tensão de entrada, possuindo uma THD de 1,86 % e fator de potência igual a 0,9995. O seu espectro harmônico foi obtido e comparado com os valores estabelecidos pela norma IEC61000-3-2 na Figura 14. Notase que as componentes harmônicas da corrente de entrada são significativamente menores que os limites estabelecidos pela norma.



Fig. 13. Tensão de entrada (100 V/div) e corrente de entrada (5 A/div) do retificador Ćuk dobrador de tensão proposto para potência nominal de 1kW.



Fig. 14. Comparação da amplitude de corrente por ordem harmônica com a norma IEC61000-3-2.

A tensão de saída (v_o) e a corrente de saída (i_o) para operação em potência nominal é ilustrada na Figura 15. A tensão v_o está em 400 V e a corrente i_o em 2,5 A, conforme projetado, comprovando a operação do retificador. Este teste foi realizado com o controle de tensão habilitado, então, o mesmo valida a operação em malha fechada do retificador em regime permanente.

A tensão dos capacitores de saída C_{o1} e C_{o2} é a metade da tensão de saída $(V_o/2)$, conforme pode ser visualizado na Figura 16. Observa-se que as tensões são naturalmente balanceadas. A frequência da ondulação de tensão sobre os capacitores C_{o1} e C_{o2} é de 60 Hz, enquanto que na tensão de saída V_o é de 120 Hz.

As tensões sobre os capacitores de acoplamento C_{i1} e C_{i2} do retificador proposto são apresentadas na Figura 17, sendo que cada capacitor conduz durante um semiciclo da tensão de entrada. Verifica-se que as tensões sobre os capacitores são compostas por um valor médio, uma componente em baixa frequência (60 Hz) e outra componente na frequência de comutação (50 kHz). A tensão máxima nos capacitores é de 522,5 V e as formas de onda estão em concordância com



Fig. 15. Tensão de saída (50 V/div) e corrente de saída (500 mA/div) do retificador Ćuk dobrador de tensão proposto.



Fig. 16. Tensão de saída V_o (50 V/div) e tensão sobre os capacitores C_{o1} e C_{o2} (50 V/div) do retificador Ćuk dobrador de tensão proposto.

o estudo teórico da Figura 6. Para efeito de comparação, é apresentado na Figura 18 a forma de onda simulada da tensão no capacitor de acoplamento de um retificador Ćuk clássico com as mesmas especificações. O valor máximo de tensão no capacitor é de 737 V. Nota-se que a topologia proposta proporciona menores esforços de tensão sobre este componente.

As correntes sobre os indutores de saída L_{o1} e L_{o2} são mostradas na Figura 19 também para potência nominal. Elas são complementares, conforme verificado na análise teórica, haja vista que cada indutor conduz durante um semiciclo da tensão de entrada. Verifica-se mediante as formas de onda da Figura 19 que a corrente nos indutores de saída possui duas componentes, uma em 60 Hz (frequência da rede elétrica) e outra em 50 kHz (frequência de comutação). Os valores máximos, mínimos e eficazes das correntes nos indutores de saída são iguais a 28,07 A, -6,84 A e 6,95 A, respectivamente, estando em concordância com o equacionamento desenvolvido na Seção III.

Conforme discutido na Seção III e ilustrado na Figura 4, a descontinuidade do modo de condução é caracterizada pelo fato da corrente nos indutores L_{o1} e L_{o2} ser igual a corrente no indutor L_e . Assim, a Figura 20 apresenta as formas de onda das correntes nos indutores, e a Figura 21 da destaque à etapa de descontinuidade.

As formas de onda das tensões sobre os interruptores (S_1 e S_2) e diodos de saída (D_{o1} e D_{o2}) são apresentadas nas Figuras 22 e 23, respectivamente. A principal vantagem do retificador Ćuk proposto com relação ao clássico concerne aos esforços de tensão reduzidos sobre os semicondutores (para a mesma tensão de saída).



Fig. 17. Tensão sobre os capacitores de acoplamento C_{i1} e C_{i2} (200 V/div) do retificador Ćuk dobrador de tensão proposto.



Fig. 18. Tensão simulada sobre capacitor de acoplamento C_i (200 V/div) de um retificador Ćuk clássico com as mesmas especificações.



Fig. 19. Corrente nos indutores L_{o1} e L_{o2} (10 A/div) do retificador Ćuk dobrador de tensão proposto.



Fig. 20. Corrente no indutor de entrada L_e (10 A/div) e nos indutores de saída L_{o1} e L_{o2} (10 A/div) do retificador Ćuk dobrador de tensão proposto.



Fig. 21. Destaque da corrente no indutor de entrada L_e (10 A/div) e nos indutores de saída L_{o1} e L_{o2} (10 A/div) do retificador Ćuk dobrador de tensão proposto.



Fig. 22. Tensão nos interruptores S_1 e S_2 do retificador Ćuk dobrador de tensão proposto.



Fig. 23. Tensão nos diodos D_{o1} e D_{o2} do retificador Ćuk dobrador de tensão proposto.



Fig. 24. Tensões simuladas no interruptor *S* (200 V/div) e no diodo D_o (200 V/div) do retificador Ćuk clássico com as mesmas especificações do retificador proposto.



Fig. 25. Resposta dinâmica aos degraus de carga do retificador Ćuk dobrador de tensão proposto: V_o (60 V/div), i_{Le} (5 A/div).



Fig. 26. Curvas de eficiência do retificador Ćuk dobrador de tensão.



Fig. 27. Curvas de fator de potência do retificador Ćuk dobrador de tensão.



Fig. 28. Curva de THD da corrente de entrada do retificador Ćuk dobrador de tensão.

Os valores máximos de tensão sobre os interruptores e diodos de saída nas Figuras 22 e 23 são iguais a 558,3 V e 519,2 V, respectivamente. A título de comparação, a Figura 24 retrata as formas de onda simuladas das tensões sobre o interruptor e diodo de saída do retificador Ćuk clássico. Os valores máximos de tensão sobre o interruptor e o diodo de saída da Figura 24 são iguais a 741 V e 719,2 V. Esses resultados corroboram o elevado esforço de tensão no retificador Ćuk clássico e a redução desses esforços na estrutura proposta.

A resposta dinâmica do retificador Ćuk foi verificado mediante degraus de carga positivo e negativo (1000 W para 500 W e vice-versa). O controlador manteve o conversor operando próximo ao ponto de operação estabelecido no modelo de pequenos sinais. O resultado experimental pode ser visualizado na Figura 25, sendo que o controle alcançou o regime permanente em, aproximadamente, 27 ciclos da rede elétrica, com um máximo sobressinal de 60 V.

Com o auxílio do analisador de potência *Yokogawa WT500*, os resultados de eficiência, fator de potência e THD da corrente de entrada foram obtidos em função da potência de saída, como pode ser visualizado nas Figuras 26, 27 e 28, respectivamente. O retificador foi testado com interruptores de tecnologias MOSFET e IGBT (já consolidadas no mercado).

Os resultados obtidos para a eficiência, fator de potência e THD da corrente de entrada em plena carga são sumarizados na Tabela III. Verifica-se que nos dois testes o retificador atendeu os limites de THD estabelecidos pela norma IEC61000-3-2, bem como um fator de potência próximo à unidade. Ademais, observa-se a melhora significativa da eficiência do retificador Ćuk com o emprego de MOSFET com relação ao IGBT, a grande diferença de eficiência entre ambas tecnologias estão atreladas principalmente as perdas por condução. Durante os ensaios experimentais foram realizados as análises térmicas do retificador, sendo que a temperatura máxima sobre os semicondutores não ultrapassou 60°C, da mesma forma que a temperatura nos elementos magnéticos ficaram até 60°C.

Além disso, por intermédio da Tabela IV, analisa-se a redução dos esforços de tensão e corrente sobre os elementos do retificador Ćuk proposto com relação ao Ćuk clássico. Para destacar a vantagem do retificador proposto é apresentado a Tabela V que expõem a análise qualitativa dos retificadores Ćuk proposto, clássico e *bridgeless*.

Destacando a eficiência do retificador dobrador com o uso de MOSFETs, desenvolveu-se o estudo sobre a distribuição das perdas teóricas no retificador, o qual é exposto a Figura 29. Visualiza-se que a maior parte das perdas está concentrada sobre os interruptores, fato que está atrelado diretamente aos picos de corrente durante o período da descontinuidade.

TABELA IIIComparação da Eficiência (η), Fator de Potência (FP) eTHD do Retificador Ćuk Dobrador de Tensão

Retificador	η	FP	THD
Ćuk Proposto MOSFET	93,53 %	0,9966	1,86 %
Ćuk Proposto IGBT	89,20 %	0,9960	2,02 %

TABELA IV Comparação dos Esforços de Tensão Experimentais no Retificador Ćuk Dobrador de Tensão e Simulação no Retificador Ćuk Clássico

Retificador	V _{Smax}	V _{Domax}	V_{Co}	<i>i_{LoRMS}</i>
Ćuk Clássico	702 V	725 V	400 V	9,3 A
Ćuk Proposto	558 V	519 V	202 V	7,0 A

TABELA V Análise Qualitativa dos Retificadores Ćuk Dobrador de Tensão, Ćuk *Bridgeless* e Ćuk Clássico

	Ćuk	Ćuk	Ćuk
	dobrador	bridgeless [11]	clássico
G	$\sqrt{\frac{D_1^2 R_o}{4L_x f_s}}$	$\sqrt{\frac{D_1{}^2R_o}{4L_ef_s}}$	$\sqrt{\frac{{D_1}^2 R_o}{4L_e f_s}}$
V_{Smax}	$0,5V_o+V_{ac}$	$V_o + V_{ac}$	$V_o + V_{ac}$
V _{Dmax}	$0,5V_o+V_{ac}$	$V_o + V_{ac}$	$V_o + V_{ac}$
ISavg	$\frac{V_p D_1^2}{2 - L_p C_p}$	$\frac{V_p D_1^2}{2L - C}$	$\frac{V_p D_1^2}{L_p - C_p}$
	$2\pi L_x f_s$	$2L_e\pi f_s$	$L_e \pi f_s$
I _{Srms}	$\frac{V_p D_1}{2L_x f_s} \sqrt{\frac{D_1}{3}}$	$\frac{V_p D_1}{2L_e f_s} \sqrt{\frac{D_1}{3}}$	$\frac{V_p D_1}{L_e f_s} \sqrt{\frac{D_1}{3}}$
I _{Doavg}	$V_{p}^{2}D_{1}^{2}$	$V_{p}^{2}D_{1}^{2}$	$V_p^2 D_1^2$
	$\overline{4V_oL_xf_s}$	$\overline{4L_eV_of_s}$	$\overline{4L_eV_of_s}$
I _{Dorms}	$\frac{2V_p D_1}{3L_x f_s} \sqrt{\frac{V_p D_1}{V_o \pi}}$	$\frac{2V_p D_1}{3L_e f_s} \sqrt{\frac{V_p D_1}{V_o \pi}}$	$\frac{V_p^2 D_1^2}{L_e V_o f_s} \sqrt{\frac{3}{8}}$



Fig. 29. Gráfico de distribuição das perdas do retificador utilizando MOSFETs.

VI. CONCLUSÕES

Este artigo apresentou a análise estática, dinâmica e validação experimental do retificador PFC monofásico Ćuk dobrador de tensão operando no modo de condução descontínuo. O estudo do retificador Ćuk dobrador de tensão baseou-se na implementação da célula de comutação apresentada por [19]. Até o momento, a literatura não apresentava um estudo e validação experimental desta topologia. Desse modo, as contribuições deste artigo concernem ao estudo das etapas de operação, análise estática com dedução das equações de projeto da topologia, modelagem dinâmica para controle da tensão de saída e validação experimental do estudo. Além das vantagens gerais das estruturas baseadas no retificador Ćuk, tais como as características de elevador/abaixador, entrada com corrente constante e ausência de filtro de entrada no MCD, o retificador Ćuk dobrador de tensão proposto dobra a tensão de saída ou reduz os esforços nos elementos quando comparado ao retificador Ćuk clássico.

O retificador Ćuk dobrador de tensão proposto foi implementado com o uso de duas tecnologias de interruptores (MOSFET e IGBT). Os resultados experimentais obtidos a partir do protótipo de 1000 W operando em MCD corroboram a análise teórica desenvolvida. A corrente drenada de entrada foi de ótima qualidade, possuindo valores de THD inferiores a 2 % em plena carga, com níveis de conteúdo harmônico abaixo do estabelecido pela norma IEC61000-3-2. O rendimento da estrutura atingiu um pico de 94,69 %, com um fator de potência próximo à unidade.

AGRADECIMENTOS

Os autores agradecem ao CNPq pelo apoio financeiro.

REFERÊNCIAS

- A. Anand, B. Singh, "Cuk-SEPIC Based Bridgeless PFC Dual Output Converter Fed SRM Drive", 2018 8th IEEE IICPE, pp. 1–7, may 2018.
- [2] A. A. Hysam, Z. U. Haque, "New Topologies of Cuk PFC Converter with Switched Capacitor for Low Power Applications", *IEEE Region 10 Humanitarian Technology Conference*, pp. 21–23, feb 2017.
- [3] M. Mahdavi, H. Farzanehfard, "Bridgeless SEPIC PFC Rectifier With Reduced Components and Conduction Losses", *IEEE TIEL*, vol. 58, pp. 4153–4160, sept 2011.
- [4] Y. Jang, M. M. Jovanovic, "Bridgeless High-Power-Factor Buck Converter", *IEEE Transaction on Industrial Electronics*, vol. 26, pp. 602–611, feb 2011.
- [5] R. Karthigayini, D. Gokilapriya, "A Bridgeless Power Factor Correction Using Cuk Converter", 2014 ICGCCEE, pp. 1–6, oct 2014.
- [6] R. Kushwaha, B. Singh, "An Electric Vehicle Battery Charger with Interleaved PFC Cuk Converter", *8th IEEE IICPE*, pp. 1–6, dec 2018.
- [7] A. A. Fardoun, E. H. Ismail, A. J. Sabzali, M. A. Al-saffar, "New Efficient Bridgeless Cuk Rectifiers for PFC Applications", *IEEE Transactions on Power Electronics*, vol. 27, no. 7, pp. 3292–3301, july 2012.
- [8] D. D.-c. Lu, W. Wang, "Bridgeless Power Factor Correction Circuits with Voltage-Doubler Configuration", *IEEE International Conference On Power Electronics and Drive System*, vol. 2, dec 2011.
- [9] A. D. B. Lange, T. B. Soeiro, M. S. Ortmann, M. L. Heldwein, "Three-Level Single-Phase Bridgeless PFC Rectifiers", *IEEE TPEL*, p. 15, june 2015.
- [10] Y. Liu, Y. Sun, M. Su, "A Control Method for Bridgeless Cuk/Sepic PFC Rectifier to Achieve Power Decoupling", *IEEE TIE*, vol. 64, pp. 7272–7276, sept 2017.

- [11] A. J. Balbino, L. B. K. Fisch, T. B. Lazzarin, "Retificador Cuk Bridgeless Monofásico Operando no Modo de Condução Descontínuo", *Eletrônica de Potência*, vol. 24, no. 2, pp. 214–224, abr./jun 2019.
- [12] B. Su, Z. Lu, "An interleaved totem-pole boost bridgeless rectifier with reduced reverse-recovery problems for power factor correction", *IEEE TPEL*, vol. 25, no. 6, pp. 1406–1415, june 2010.
- [13] K. S. Muhammad, Dylan Dah-Chuan Lu, "Twoswitch ZCS totem-pole bridgeless PFC boost rectifier", *PECon 2012 - 2012 IEEE International Conference on Power and Energy*, no. December, pp. 1–6, dec 2012.
- [14] K. Shi, M. Shoyama, S. Tomioka, "Common mode noise reduction in totem-pole bridgeless PFC converter", *Proceedings - 2014 International Power Electronics and Application Conference and Exposition, IEEE PEAC 2014*, pp. 705–709, nov 2014.
- [15] M. Bhardwaj, S.-y. Yu, Z. Ye, S. Choudhury, "Improving Light Load Power Factor for GaN Based Totem Pole Bridgeless PFC using Digital Phase Locked Loop Based Vector Cancellation & Tracking Error Compensation", pp. 771–776, mar 2018.
- [16] Y. D. Lee, C. E. Kim, J. I. Baek, D. K. Kim, G. W. Moon, "A Zero-Voltage-Switching Totempole Bridgeless Boost Power Factor Correction Rectifier having Minimized Conduction Losses", 2018 International Power Electronics Conference, IPEC-Niigata - ECCE Asia 2018, pp. 3538–3543, may 2018.
- [17] M. H. Park, J. I. Baek, J. K. Han, C. Y. Lim, G. W. Moon, "ZVS Interleaved Totem-pole Bridgeless PFC Converter with Phase-shifting Control", 2018 International Power Electronics Conference, IPEC-Niigata - ECCE Asia 2018, pp. 3533–3537, may 2018.
- [18] J. C. Salmon, "Circuit Topologies for Single-phase Voltage-Doubler Boost Rectifiers", *IEEE TPEL*, vol. 8, no. 4, pp. 521–529, oct 1993.
- [19] P. J. S. Costa, C. H. Illa Font, T. B. Lazzarin, "A Family of Single-Phase Voltage-Doubler High-Power-Factor SEPIC Rectifiers Operating in DCM", *IEEE TPEL*, vol. 32, no. 6, pp. 4279–4290, june 2017.
- [20] G. Tibola, Conversor CA-CC Trifásico em Estágio Único com Isolamento em Alta Frequência baseado no Conversor CC-CC Sepic Operando no Modo de Condução Descontínuo, Tese de Doutorado, Universidade Federal de Santa Catarina, 2013.
- [21] J. O. Pacheco, R. G. Cacau, F. J. Brito, R. P. Torrico-Bascope, "AC-DC Cuk converter with PFC based on three-state switching cell", COBEP 2013 -
- [22] C. I. Font, F. A. B. Batista, J. A. Anderson, J. M. Andrade, B. Coelho, "Estudo de Retificadores Ćuk Monofásicos com Elevado Fator de Potência", Induscon, p. 9, 2016.
- [23] P. J. S. Costa, Retificadores Sepic Monofásicos e Trifásicos com Elevação do Ganho Estático e Reduşão dos Esforços de Tensão sobre os Semicondutores, Tese de Doutorado, Universidade Federal de Santa Catarina, 2017.
- [24] Y. Liu, Y. Sun, M. Su, "A Control Method for Bridgeless Cuk/Sepic PFC Rectifier to Achieve

Power Decoupling", IEEE Transactions on Industrial Electronics, *vol.* 64, *no.* 9, *pp.* 7272–7276, *sept* 2017.

- [25] R. Kushwaha, B. Singh, "A Power Quality Improved EV Charger with Bridgeless Cuk Converter", IEEE IAS, vol. 55, no. 5, pp. 5190–5203, dec 2019.
- [26] B. Singh, R. Kushwaha, "A high power quality battery charger for light electric vehicle based on improved BL cuk converter with low component count", PIICON 2020 9th IEEE Power India International Conference, pp. 1–6, feb/mar 2020.
- [27] J. R. Nolasco, G. M. Soares, H. A. Braga, "High power factor converter for LED drivers based on isolated Ćuk topology", SBSE 2018 - 7th Brazilian Electrical Systems Symposium, pp. 1–6, mai 2018.

DADOS BIOGRÁFICOS

Mateus Nava Mezaroba, nasceu em Jacutinga, Rio Grande do Sul, Brasil, em 1995. Recebeu o grau de Engenheiro Eletricista (2018) pela URI Campus Erechim. Atualmente é aluno de mestrado do Instituto de Eletrônica de Potência (INEP) da Universidade Federal de Santa Catarina (UFSC). Seus temas de interesse abordam processamento de energia elétrica aplicado à fontes renováveis, sistemas interligados a rede, carregadores de baterias para veículos elétricos e acionamentos elétricos. É membro IEEE PELS, IAS e SOBRAEP.

Anderson José Balbino, nasceu em Barão de Cotegipe, Rio Grande do Sul, Brasil, em 1995. Recebeu o grau de Engenheiro Eletricista (2017) pela URI Campus de Erechim e Mestre em Engenharia Elétrica (2020) pelo INEP da UFSC. Atualmente é aluno de Doutorado também no INEP da UFSC. Seus temas de interesse abordam processamento eletrônico de energia elétrica aplicado à fontes renováveis, sistemas interligados à rede elétrica e carregadores de baterias para veículos elétricos. É membro da SOBRAEP e da IEEE.

Carlos Henrique Illa Font, nasceu em Erval Grande, Rio Grande do Sul, Brasil, em 1976. Recebeu os títulos de Engenheiro Eletricista, Mestre em Engenharia Elétrica e Doutor em Engenharia Elétrica pela Universidade Federal de Santa Catarina, Florianópolis, Brasil, em 2001, 2003 e 2009, respectivamente. Desde 2010 é Professor da Universidade Tecnológica Federal do Paraná, Câmpus Ponta Grossa, Brasil, onde ocupa o cargo de Professor Associado. Suas áreas de interesse incluem correção do fator de potência, retificadores com elevado fator de potência, conversores estáticos para energia eólica e fotovoltaica de pequeno porte e sistemas de armazenamento com baterias. Prof. Carlos é Membro da SOBRAEP, Member do IEEE PELS e IEEE IAS.

Telles Brunelli Lazzarin, nasceu em Criciúma, Santa Catarina, Brasil, em 1979. Recebeu o grau de Engenheiro Eletricista, Mestre e Doutor em Engenharia Elétrica pela Universidade Federal de Santa Catarina (UFSC), Florianópolis, Brasil, em 2004, 2006 e 2010, respectivamente. Atualmente é professor no Departamento de Engenharia Elétrica e Eletrônica da UFSC. A área de concentração do Prof. Telles é em eletrônica de potência, com ênfase em energia renováveis (principalmente eólica de pequeno porte), inversores de tensão e conversores estáticos a capacitor chaveado. Prof. Telles é membro da SOBRAEP e do IEEE.